



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

**FAKULTA ELEKTROTECHNIKY
A KOMUNIKAČNÍCH TECHNOLOGIÍ**

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

ÚSTAV MIKROELEKTRONIKY

DEPARTMENT OF MICROELECTRONICS

**NÁVRH INTERNÍHO NAPĚŤOVÉHO REGULÁTORU PRO
AUTOMOBILOVÉ APLIKACE**

DESIGN OF AN INTERNAL VOLTAGE REGULATOR FOR AUTOMOTIVE APPLICATIONS

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

Bc. Ivan Bryndza

VEDOUCÍ PRÁCE

SUPERVISOR

Ing. Roman Prokop, Ph.D.

BRNO 2017

Diplomová práce

magisterský navazující studijní obor **Mikroelektronika**
Ústav mikroelektroniky

Student: Bc. Ivan Bryndza

ID: 154684

Ročník: 2

Akademický rok: 2016/17

NÁZEV TÉMATU:

Návrh interního napětového regulátoru pro automobilové aplikace

POKyny PRO VYPRACOVÁNÍ:

Zvolte vhodnou topologii regulátoru z pohledu potlačení pronikání rušení z napájeného obvodu do vstupu regulátoru. Proveďte ideový návrh tohoto regulátoru (základní výpočty). Pro zvolenou topologii proveďte obvodový návrh v technologii onc18/i4t společnosti ON Semiconductor. Správnost návrhu vzhledem k požadovaným parametrům ověřte simulacemi.

DOPORUČENÁ LITERATURA:

- [1] LAKER K., SANSEN W.: "Design of Analog Integrated Circuits and Systems", New York, McGraw Hill, 1994.
- [2] GREGORIAN R., THEMES G.: "Analog MOS Integrated Circuits For Signal Processing ", New York Wiley-Interscience 1984.
- [3] MARTIN K. JOHNS A.D.: "Analog Integrated Circuit Design", New York Wiley & Sons Inc. 1997.
- [4] Croveti P. S.; Fiori F.L.: A Linear Voltage Regulator Model for EMC Analysis. In: IEEE Transactions on Power Electronics, IEEE, 2007, vol. 22, issue 6, p. 2282-2292. ISSN 0885-8993. DOI: 10.1109/TPEL.2007.909295
- [5] Joghoon K.; Hyungsoo K.; Woonghwan R.; Jungo K.; Young-wan K.; Soo-hyung K.; Heyong-keon A.; Yong-hee L.: Effects of On-chip and Off-chip Decoupling Capacitors on Electromagnetic Radiated Emission. In: 48th IEEE Electronic Components and Technology Conference, IEEE, 1998, vol. 2, p. 610-614. ISSN 0569-5503. DOI: 10.1109/ECTC.1998.678758


Termín zadání: 6. 2. 2017

Termín odevzdání: 25.5.2017

Vedoucí práce: Ing. Roman Prokop, Ph.D.

Konzultant: Ing. Pavel Horský, Ph.D.




doc. Ing. Lukáš Fucik, Ph.D.
předseda oborové rady

UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

Abstrakt

Práca obsahuje topologický a obvodový návrh lineárneho napäťového regulátoru so zameraním na minimalizáciu prenosu rušenia z napájaného obvodu do vstupu regulátoru. Regulátor je určený pro integrované obvody snímačov v automobilových aplikáciách.

Abstract

This work contains topology and circuit design of a linear voltage regulator with respect to suppression of disturbances coming from supplied circuit into the input of the regulator. The converter is designed for integration in automotive sensor applications.

Kľúčové slová

Napäťový regulátor, lineárny regulátor, EMC

Keywords

Voltage regulator, linear regulator, EMC

BRYNDZA, I. *Návrh interního napěťového regulátoru pro automobilové aplikace*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2017. 75 s. Vedoucí diplomové práce Ing. Roman Prokop, Ph.D.

Prehlásenie

Prehlasujem, že svoju diplomovú prácu na tému „**Návrh interného napät'ového regulátoru pre automobilové aplikácie**“ som vypracoval samostatne pod vedením vedúceho diplomovej práce a s použitím odbornej literatúry a ďalších informačných zdrojov, ktoré sú všetky citované v práci a uvedené v zozname literatúry na konci práce.

Ako autor uvedenej diplomovej práce ďalej prehlasujem, že v súvislosti s vytvorením tejto diplomovej práce som neporušil autorské práva tretích osôb, predovšetkým som nezasiahol nedovoleným spôsobom do cudzích autorských práv osobnostných a/alebo majetkových a som si úplne vedomý následkov porušenia ustanovenia § 11 a nasledujúcich zákona č. 121/2000 Sb., o práve autorskom, o právach súvisiacich s právom autorským a o zmene niektorých zákonov (autorský zákon), v znení neskorších predpisov, vrátane možných trestnoprávných dôsledkov vyplývajúcich z ustanovenia časti druhej, hlavy VI. diel 4 Trestného zákonníku č. 40/2009 Sb.

V Brne dňa:

.....

podpis autora

Pod'akovanie

Ďakujem vedúcemu diplomovej práce Ing. Romanovi Prokopovi, Ph.D. za pomoc pri spracovaní diplomovej práce. Ďalej ďakujem Ing. Mariánovi Kubáňovi za odbornú pomoc a za ďalšie cenné rady pri tvorbe práce. Tiež by som rád poďakoval Ing. Pavlovi Horskému, Ph.D, za príležitosť pracovať na takejto zaujímavej téme, ktorá bola pre mňa veľkým prínosom. V poslednom rade patrí veľká vďaka mojej priateľke a rodine za trpezlivosť a podporu počas môjho štúdia.

V Brne dňa:

.....

podpis autora

Experimentální část této diplomové práce byla realizována na výzkumné infrastruktuře
vybudované v rámci projektu CZ.1.05/2.1.00/03.0072

Centrum senzorických, informačních a komunikačních systémů (SIX)
operačního programu Výzkum a vývoj pro inovace

Obsah

Úvod	1
1 Teoretický rozbor	2
1.1 Lineárny napäťový regulátor.....	2
1.2 Základné parametre lineárneho regulátoru.....	3
1.2.1 Statické parametre.....	3
1.2.2 Dynamické parametre	4
1.2.3 Vysokofrekvenčné parametre	5
1.2.4 Aplikáciou definované parametre	7
1.3 Regulačný člen	7
1.3.1 Výkonový tranzistor typu N	8
1.3.2 Výkonový tranzistor typu P	8
1.3.3 Porovnanie N a P typu tranzistoru	9
1.4 Kompenzácia a stabilita lineárneho napäťového regulátoru	12
1.4.1 Adaptívny prúdový zdroj	14
1.4.2 Dynamický prúdový zdroj	16
1.4.3 Násobenie Millerovho efektu.....	17
1.4.4 Kompenzácia impedanciou zlomkového rádu	21
1.5 Odchýlkový zosilňovač	23
1.5.1 Diferenciálny zosilňovač s referenciou na zem	23
1.5.2 Diferenciálny zosilňovač s referenciou na napájanie	24
2 Návrh napäťového regulátoru	26
2.1 Základné požiadavky	26
2.2 Regulačný člen	26
2.3 Delič v spätnej väzbe	31
2.4 Odchýlkový zosilňovač	32
2.5 Kompenzácia obvodu.....	36
2.6 Návrh napäťového regulátoru s N-MOS regulačným členom	43
2.7 Návrh v prostredí Cadence Virtuoso.....	52

3	Výsledky simulácií	56
3.1	Frekvenčná analýza odchýlkového zosilňovača	56
3.2	Simulácia napäťovej nesymetrie odchýlkového zosilňovača.....	58
3.3	Prenos elektromagnetických emisií napäťovým regulátorom.....	59
3.4	Frekvenčná analýza napäťového regulátoru	61
3.5	Simulácia napäťovej nesymetrie regulátoru.....	63
3.6	Časová analýza napäťového regulátoru	64
3.6.1	Odozva obvodu na zmeny prúdového odberu	64
3.6.2	Odozva obvodu na zmeny napájacieho napätia.....	68
3.7	Simulácia potlačenia rušenia z napájania PSRR.....	69
3.8	Simulácia prúdovej limitácie.....	70
3.9	Dosiahnuté parametre.....	71
	Záver	74
	Zoznam použitej literatúry	76
	Zoznam použitých skratiek.....	78

Úvod

Napäťové regulátory sú dôležitou súčasťou každého elektronického zariadenia. V prípade batériou napájaných zariadení regulujú kolísavé napätie batérie a dodávajú stabilnú napäťovú referenciu. Tiež poskytujú rôznu úroveň napätia pre moduly požadujúce iné napäťové úrovne a umožňujú tak napájať celý systém z jedného zdroja.

Zariadenia v pokročilom vývoji sa stali kompaktné, obsahujúce niekoľko integrovaných obvodov, ktoré predstavujú celé systémy na čipe SoC (*angl. Systems-on-Chip*). Vznikla preto požiadavka na regulátory, ktoré sú plne integrované a nevyžadujú externé súčiastky pre svoju funkciu. Úspora energie je dnes samozrejmosťou a znižovanie spotreby zariadení vedie k vypínaniu aktuálne nepoužívaných blokov komplexného obvodu. Dôsledkom toho je veľký rozptyl odoberaného prúdu pohybujúci sa od jednotiek μA do stoviek mA , spôsobujúci komplikácie pri návrhu kompenzácie a stabilizácie napäťového regulátoru.

Rozširujúce sa digitálne obvody priniesli pre napäťové regulátory požiadavku na čo najlepšie elektromagnetické vlastnosti. Digitálny obvod je primárnym elementom vytvárajúcim vysokofrekvenčné elektromagnetické rušenie. Úlohou napäťového regulátoru by malo byť čo najväčšie potlačenie prenosu rušenia z jeho výstupu na vstup regulátoru, aby sa zamedzilo vyžarovaniu vysokofrekvenčných emisií do napájania systému a tak aj do iných Soc. Táto požiadavka je obzvlášť dôležitá v automobilových aplikáciách, kde digitálny obvod nesmie rušiť citlivé a dôležité analógové senzory, či iné obvody. V tejto práci je preskúmaná problematika lineárnych napäťových regulátorov, ktoré sú pre tieto požiadavky najvhodnejšie.

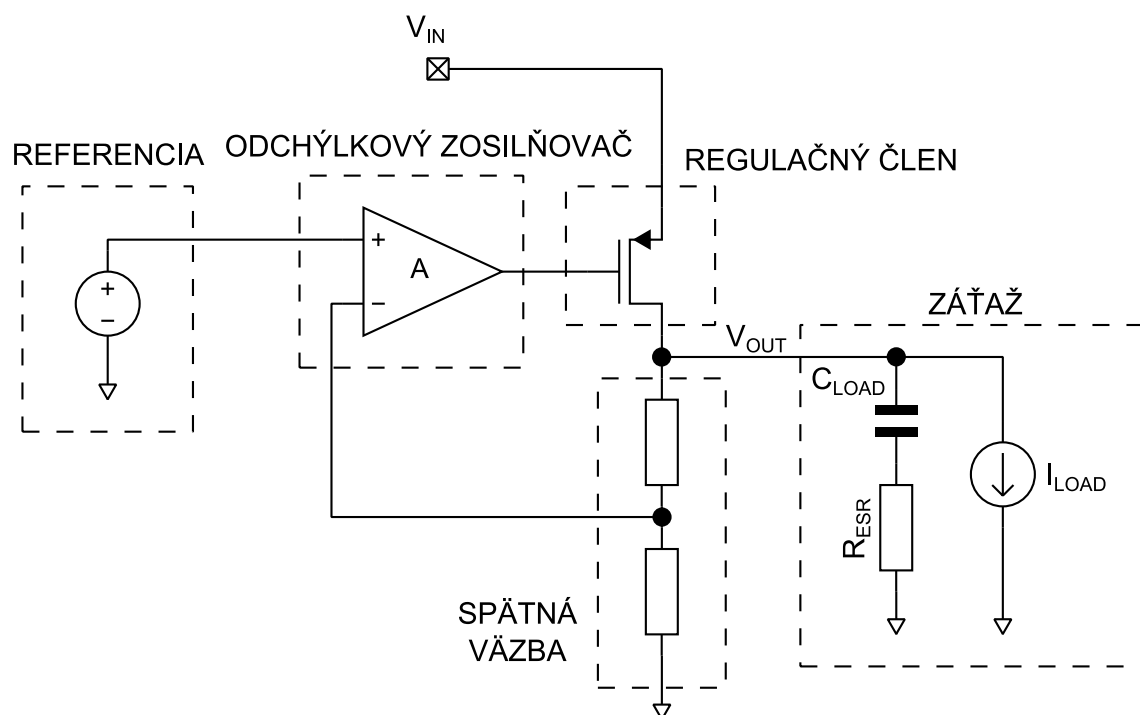
Práca je rozdelená do troch hlavných kapitol a záveru. Prvá kapitola je venovaná objasneniu funkcie základných vlastností lineárnych napäťových regulátorov, ďalej sa zaoberá možnosťami realizácie jednotlivých blokov a analyzuje možné spôsoby frekvenčnej kompenzácie regulátoru. Druhá kapitola sa zameriava na návrh a vlastnosti blokov napäťového regulátoru, pričom venuje pozornosť analýze vplyvu jednotlivých častí obvodu na elektromagnetické vlastnosti zapojenia. Obsahuje tiež popis problémov pri návrhu regulátoru s P-MOS regulačným členom. Záver druhej kapitoly je venovaný vysvetleniu funkcie finálneho obvodu navrhnutého v prostredí Cadence Virtuoso. Tretia kapitola prezentuje parametre navrhnutého obvodu v podobe simulácii zo simulátora Spectre. V závere práce sú zhrnuté dosiahnuté výsledky.

1 Teoretický rozbor

1.1 Lineárny napäťový regulátor

Lineárny napäťový regulátor poskytuje stabilné jednosmerné (DC) napätie pre svoju záťaž. Funkcia takéhoto regulátoru je založená na zosilnení takzvaného chybového signálu voči referenčnému napätiu, ktoré je privedené do regulačného prvku [1] [2].

Obr. 1.1 popisuje základnú blokovú schému lineárneho napäťového regulátoru. Pozostáva z piatich jednoduchých blokov: regulačný prvok, obvod tvoriaci spätnú väzbu, odchýlkový zosilňovač, napäťová referencia a samotná záťaž regulátoru.



Obr. 1.1 Základná topológia lineárneho regulátoru [2]

Regulačný člen, najčastejšie výkonový tranzistor, je zapojený do série medzi vstup a výstup regulátoru. Podľa typu použitého výkonového tranzistora sa lineárne regulátory delia na regulátory s nízkym úbytkom napätia LDO (*angl. Low-Dropout*) a regulátory s vysokým úbytkom napätia HDO (*angl. High-Dropout*), pričom úbytok napätia je definovaný ako rozdiel medzi vstupným a výstupným napätím, kedy už regulátor nie je schopný výstupné napätie regulovať. Pre LDO regulátory sú vhodné tranzistory typu P (P-MOS), naopak pre HDO regulátory, kde nie je potrebný nízky úbytok napätia sú vhodné tranzistory typu N (N-MOS). Podrobnejšie je regulačný člen preskúmaný v podkapitole 1.1. [1] [2] [3]

Spätná väzba môže pozostávať z jednoduchého pasívneho odporového deliča alebo aktívneho tranzistorového deliča [1]. Poskytuje potrebné napätie, ktoré je následne spracovávané odchýlkovým zosilňovačom a porovnávané s referenčným napätím. Rozdielový, odchýlkový signál je následne použitý na upravenie prúdu výkonovým tranzistorom, tak aby sa dosiahlo požadované výstupné napätie.

Odchýlkový zosilňovač musí byť schopný riadiť veľkú kapacitnú záťaž, tvorenú predovšetkým výkonovým tranzistorom. Tento tranzistor má veľkú vstupnú kapacitu z dôvodu veľkých rozmerov pre potreby veľkého prúdu. Problematike odchýlkového zosilňovača sa venuje podkapitola 1.5.

Napäťová referencia je zvyčajne referencia typu „band-gap“, poskytujúca presné teplotne a procesne stabilné napätie, typicky 1,2 V.

Charakter záťaže napäťového regulátoru, najmä kapacita a veľkosť odoberaného prúdu sú kľúčovými parametrami pri návrhu regulátoru. Stabilita regulátoru je podmienená odoberaným prúdom z regulátoru, kapacitou záťaže a jej ekvivalentným sériovým odporom ESR (*angl. Equivalent series resistance*). Keďže stabilita navrhovaného regulátoru má byť dosiahnutá bez externého blokovacieho kondenzátoru, je zrejmé, že musí byť použitý obvodový princíp stabilizácie priamo na čipe. Tieto princípy sú podrobne rozobrané v podkapitole 1.4. [1] [4] [5]

1.2 Základné parametre lineárneho regulátoru

Lineárny napäťový regulátor je možné špecifikovať v rámci troch základných oblastí:

- statické parametre,
- dynamické parametre,
- vysokofrekvenčné parametre [6].

1.2.1 Statické parametre

Medzi parametre určujúce presnosť regulácie výstupu v nízkofrekvenčných oblastiach veľkých signálov patrí regulácia záťaže LDR (*angl. Load Regulation*) regulácia napájania LNR (*angl. Line Regulation*) a teplotný drift.

Hodnota LDR určuje zmeny výstupného napätia ΔV_{OUT} vyplývajúce z pomalých DC zmien odoberaného prúdu záťažou ΔI_{LOAD} [7]. LDR teda predstavuje hodnotu odporu R_{LDR} s lineárnym priebehom určenú ako

$$R_{LDR} = \frac{\Delta V_{OUT}}{\Delta I_{OUT}} \approx \frac{R_{OL}}{A_{OL}\beta_{FB}|_{DC}} + R_{METAL} [\Omega], \quad (1.1)$$

kde R_{OL} je výstupný odpor otvorenej slučky regulátoru, R_{METAL} je odpor vodivej cesty k záťaži, A_{OL} je zisk otvorenej slučky a β_{FB} je zisk zápornej spätnej väzby, pričom zisk uzatvorenej slučky $A_{OL}\beta_{FB}$ je uvažovaný v nízkych frekvenciách (DC) ako nemenný

parameter [7]. Z rovnice (1.1) vyplýva, že zvýšením zisku A_{OL} a znížením odporu vodičov k záťaži R_{METAL} sa zvyšuje presnosť regulácie záťaže LDR.

Regulácia napájania LNR odpovedá DC zmenám výstupného napätia ΔV_{OUT} spôsobeným DC zmenami napájacieho napätia ΔV_{IN} [7]. LNR tak predstavuje napäťový zisk z napájania A_{IN} . Zmeny napájacieho napätia ovplyvňujú regulátor priamo z napájania regulátoru V_{IN_REG} a nepriamo cez napäťovú referenciu regulátoru V_{REF} . Zmeny v napäťovej referencii ΔV_{REF} sú zosilňované ziskom uzatvorenej slučky regulátoru A_{CL} . Z toho vyplýva, že ΔV_{REF} má značný vplyv na presnosť regulácie napájania. LNR, teda A_{IN} je určený rovnicou (1.2) [7].

$$A_{IN} \approx \frac{\Delta V_{OUT}}{\Delta V_{IN}} = \left(\frac{\Delta V_{OUT}}{\Delta V_{IN}} \right) \Big|_{\Delta V_{REF}=0} + \left(\frac{\Delta V_{REF}}{\Delta V_{IN}} A_{CL} \right) \Big|_{\Delta V_{IN_REG}=0} \quad [-] \quad (1.2)$$

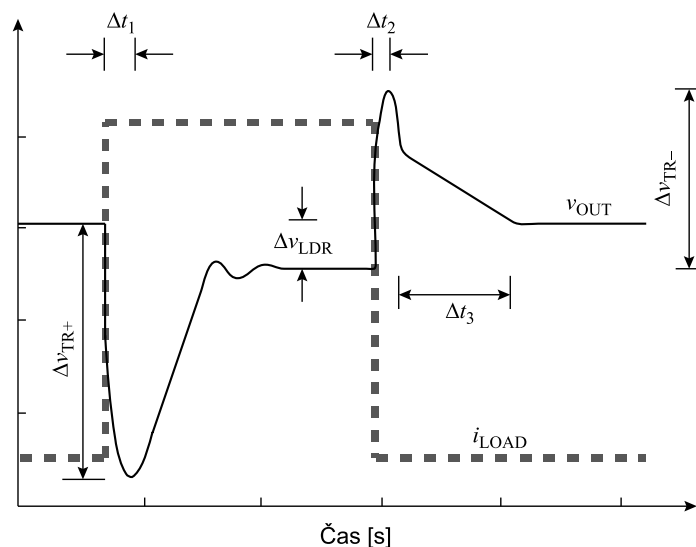
Zmeny teploty sa tiež podieľajú na nepresnosti regulácie výstupného napätia. Teplotný koeficient lineárneho regulátoru určuje percentuálnu zmenu výstupného napätia pri zmene teploty o jeden stupeň. Tento koeficient je závislý na teplotných zmenách referenčného napätia ΔV_{REF} a teplotných zmenách ekvivalentného vstupného offsetu ΔV_{OS} . Rovnica (1.3) vyjadruje matematickú podobu teplotného koeficientu TC [8].

$$TC = \frac{1}{V_{OUT}} \frac{\Delta V_{OUT}}{\Delta T} = \frac{\Delta V_{REF} + \Delta V_{OS}}{V_{REF} \Delta T} \quad [\%/^{\circ}C] \quad (1.3)$$

1.2.2 Dynamické parametre

Medzi dynamické parametre regulátoru patrí rýchlosť odozvy na rýchle, veľké zmeny záťaže a rýchlosť odozvy na rýchle, veľké zmeny napájania [6].

Rýchle zmeny zaťažovacieho prúdu Δi_{LOAD} je prvok ovplyvňujúci zvlnenie výstupného napätia a teda presnosť regulátoru. Najhorším prípadom je rýchla zmena z minima až do maxima možného odoberaného prúdu, a opačne. Odozva výstupného napätia na takúto zmenu prúdu Δi_{LOAD} je zobrazená na obr. 1.2.



Obr. 1.2 Typická odozva výstupného napätia na rýchle zmeny zaťažovacieho prúdu i_{LOAD} (prevzaté z [7])

Napäťová odozva je asymetrická, pretože schopnosť samotného odchýlkového zosilňovača nabíjať a vybíjať vstupnú kapacitu regulačného prvku je tiež asymetrická. V prípade pozitívneho nárastu prúdu Δi_{LOAD} , začne tento prúd vybíjať kapacitu na výstupe regulátoru, až do okamihu Δt_1 v ktorom zareaguje spätná väzba regulátoru. Čas Δt_1 ovplyvňuje medzná rýchlosť prebehu SR (*angl. Slew Rate*) regulačnej slučky. Výstupné napätie sa následne ustáli na novú napäťovú hodnotu odpovedajúcu novému zaťažovaciemu prúdu, ktoré sa rovná ideálnemu napätiu mínus efekt regulácie záťaže LDR (Δv_{LDR}). V prípade poklesu prúdu Δi_{LOAD} , vznikne prebytočný prúd nabíjajúci kapacitu na výstupe regulátoru, ktorý je spočiatku dodávaný regulačným prvkom. Po dobe Δt_2 zareaguje regulačná slučka regulátoru a regulačný prvok obmedzí dodávaný prúd pričom umožní vybitie kapacity cez záťaž (obvod so spätnou väzbou) za čas Δt_3 na požadovanú hodnotu. Čas Δt_2 ovplyvňuje šírka pásma uzatvorenej slučky regulátoru, $\Delta t_2 \approx 1/BW_{CL}$. [7]

Zmeny výstupného napätia v závislosti na rýchlych zmenách prúdu Δi_{LOAD} , označené na obr. 1.2 ako Δv_{TR} zhoršujú celkovú regulačnú presnosť lineárneho regulátoru [7].

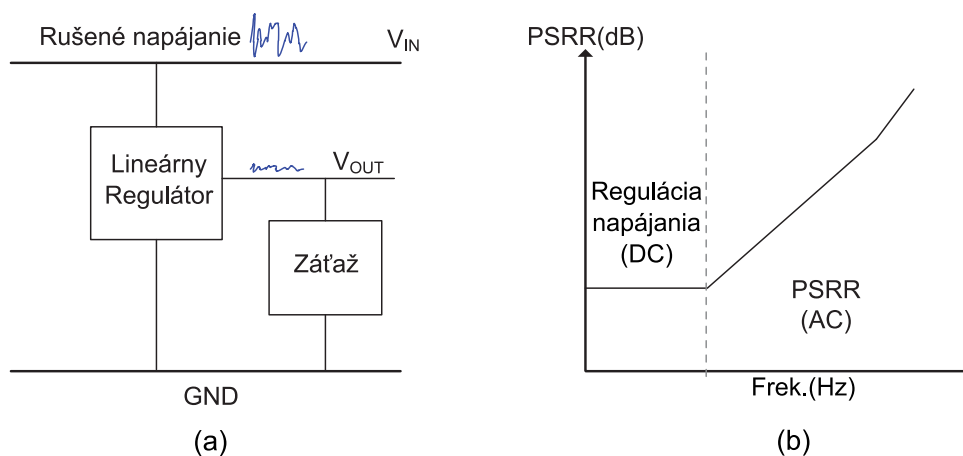
1.2.3 Vysokofrekvenčné parametre

Medzi vysokofrekvenčné parametre patrí potlačenie rušenia z napájania PSRR (*angl. Power Supply Rejection Ratio*), výstupný šum a elektromagnetická interferencia [6] [8].

Parameter potlačenia rušenia z napájania PSRR je definovaný ako schopnosť lineárneho regulátoru udržať konštantné napätie na výstupe V_{OUT} za prítomnosti zarušeného vstupného napätia V_{IN} (Obr. 1.3a) [8]. PSRR je definovaný rovnicou (1.4) [8].

$$PSRR = \left| 20 \log_{10} \left(\frac{V_{OUT}}{V_{IN}} \right) \right| [dB] \quad (1.4)$$

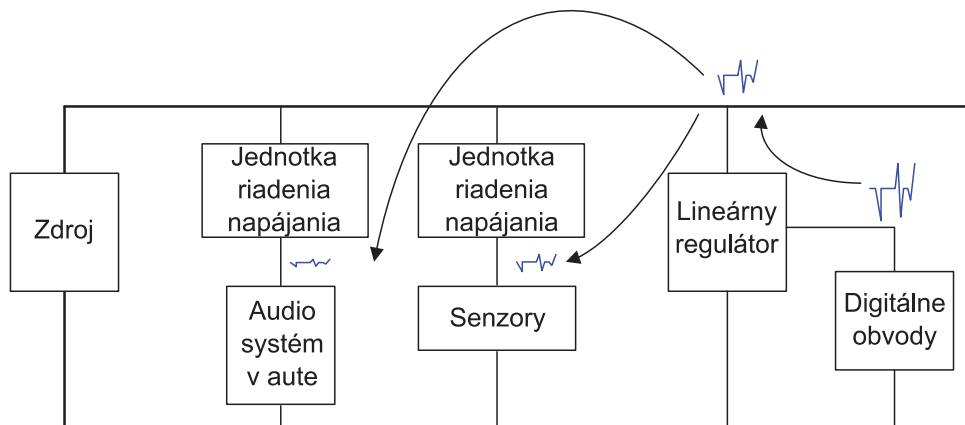
Typická frekvenčná charakteristika PSRR je obr. 1.3b. V oblasti nízkych frekvencií (rádovo jednotky až stovky Hz) môžeme uvažovať o potlačovanom šume ako jednosmernom signále, ktorého prenos na výstup určuje parameter regulácie napájania LNR [8]. Doplnkom LNR je na vyšších frekvenciách PSRR [7]. Na vyšších frekvenciách sa na výstup prenesie väčšie množstvo šumu. Spôsobené je to poklesom zisku spätnej väzby a kapacitormi v obvode, ktoré umožnia prechod striedavého signálu medzi napájaním a výstupom [8].



Obr. 1.3 (a) znázornenie PSRR (b) frekvenčná charakteristika PSSR (prevzaté z [8])

Ďalším z negatívnych vplyvov je výstupný šum, najmä v prípade, ak lineárny regulátor napája citlivé analógové obvody ako je napríklad audio zosilňovač alebo rádiový prijímač [8]. Šum lineárneho regulátoru vzniká v troch miestach obvodu. Je to šum „band-gap“ referencie, šum zo spätnej väzby a šum z obvodu lineárneho regulátora [8].

Elektromagnetická kompatibilita EMC je v prípade automobilových aplikácií veľmi dôležitý parameter. Môže byť definovaná ako elektromagnetické emisie EME (angl. *Electromagnetic Emmision*) vyžiarené z regulátoru do napájacej siete (obr. 1.4) [8]. V automobilovom priemysle sa musí dbať na dobrú odolnosť obvodov voči rušeniu (EMS) a malé rušenia EME, aby sa dôležité, často život zabezpečujúce elektronické obvody v automobile nikdy nerušili a nezlyhali.



Obr. 1.4 Príklad EMI v automobilovom priemysle (prevzaté z [8])

1.2.4 Aplikáciou definované parametre

Pracovné limity regulátoru z pohľadu napájania sú dané rozsahom vstupného napätia V_{IN} , povoleným rozsahom výstupného napätia V_{OUT} , výstupnou kapacitou C_{LOAD} a jej ekvivalentným sériovým odporom R_{ESR} a rozsahom zaťažovacieho prúdu I_{LOAD} [7].

Stabilita regulátoru je ďalší dôležitý faktor, ktorý na základe požadovanej presnosti a rýchlosti regulátoru na zmeny záťaže určuje rozsah výstupnej kapacity C_{OUT} a R_{ESR} . V prípade kompenzácie použitím externého blokovacieho kondenzátoru, kedy sa dominantný pól nachádza na výstupe regulátoru, musí C_{OUT} dosiahnuť istú minimálnu stanovenú hodnotu, aby sa zaručila stabilita regulátoru. V opačnom prípade, kedy sa dominantný pól nachádza vo vnútri obvodu, nesmie kapacita C_{OUT} prekročiť istú maximálnu hodnotu, aby sa pól na výstupe regulátoru neposunul do veľmi nízkych frekvencií, kde by narušil stabilitu obvodu [7]. Malá hodnota R_{ESR} je výhodná pre rýchlu odozvu na zmeny záťaže a pre dobré PSRR vlastnosti. Keďže odpor R_{ESR} vytvára nulu v prenosovej charakteristike, môže byť pre stabilitu prínosný alebo naopak nežiadúci.

Zaťažovací prúd I_{LOAD} významne vplýva na stabilitu regulátoru. So zmenou prúdu I_{LOAD} sa mení výstupný odpor regulačného prvku (výkonového tranzistoru), ktorý má výrazný vplyv na stabilitu regulátoru. V dnešných batériou napájaných aplikáciách sa v prípade potreby pre zvýšenie výdrže batérie požaduje takmer úplné odpojenie záťaže a teda minimálny, tzv. kludový prúd I_{LOAD} , alebo maximálny prúd I_{LOAD} v prípade potreby výkonu. Dynamický rozsah zaťažovacieho prúdu sa tak môže meniť v rozsahu ôsmich až deviatich dekád [7].

1.3 Regulačný člen

Regulačný člen je najdôležitejším prvkom napäťového regulátoru. Okrem jeho hlavnej funkcie, ktorou je regulácia výstupného napätia ovplyvňuje takmer všetky parametre regulátora.

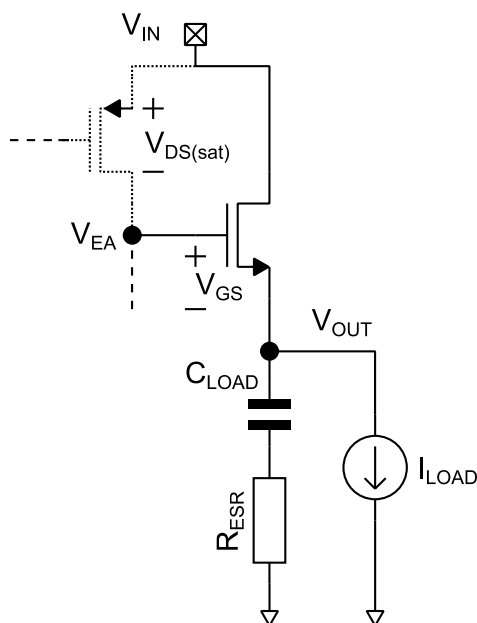
Najčastejšie sa používa elementárny výkonový tranzistor MOSFET (angl. *Metal-Oxide-Semiconductor Field-Effect Transistor*) s kanálom typu N alebo P. Táto

podkapitola porovnáva vlastnosti, výhody a nevýhody týchto typov výkonových tranzistorov.

1.3.1 Výkonový tranzistor typu N

Tento typ tranzistoru sa používa v zapojení známom ako emitorový sledovač (Obr. 1.5). Je vhodný pre aplikácie, kde malý napäťový úbytok na regulačnom prvku V_{DO} nehrá hlavnú rolu ako sú napríklad HDO regulátory. Minimálny úbytok napätia potrebný pre budenie maximálneho prúdu I_{LOAD} medzi bodmi V_{IN} a V_{OUT} je daný sumou napätia V_{GS} a saturačného napätia riadiaceho tranzistoru $V_{DS(sat)}$ [7]. To znamená, že pre správnu funkciu N-typového regulačného prvku je potrebný úbytok napätia približne 0,9 – 1,5 V.

Výhoda tohto typu výkonového tranzistoru spočíva v malom výstupnom odpore, ktorý je približne ekvivalentný prevrátenej hodnote transkonduktancie tranzistora. Malý výstupný odpor zaručuje možnosť rýchlejšej reakcie na rýchle časové zmeny záťaže, než je tomu v prípade P-typového člena.

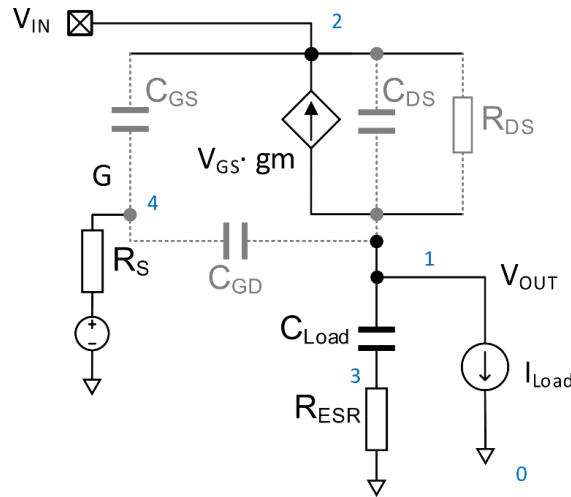


Obr. 1.5 N-MOS tranzistor ako regulačný prvok

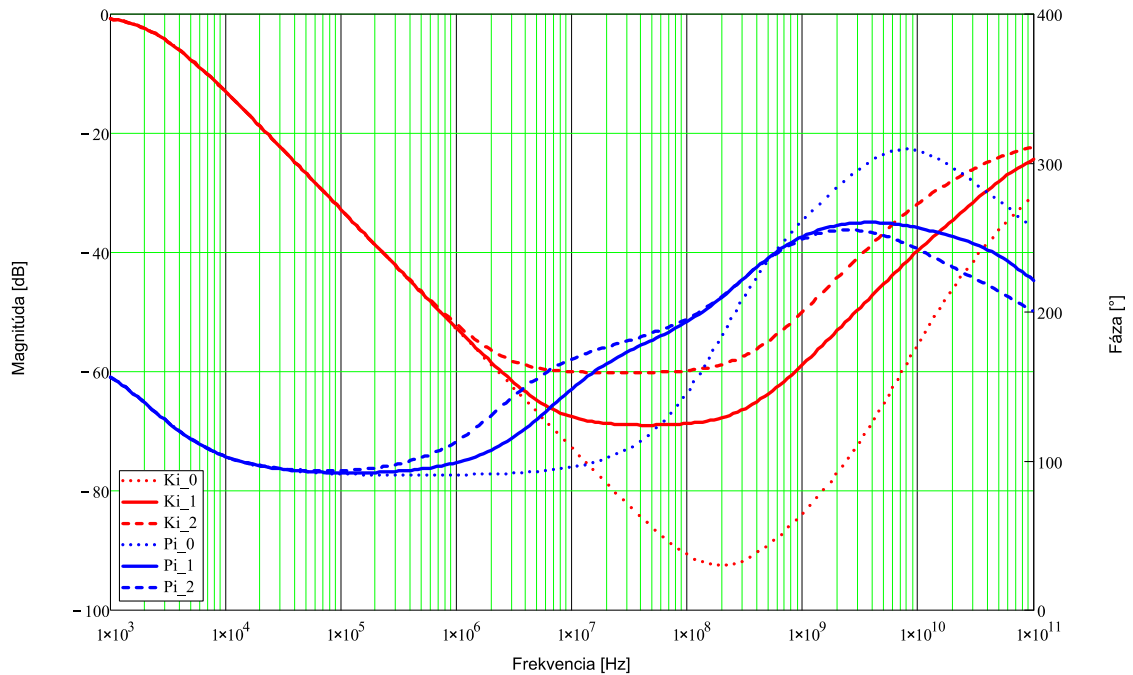
1.3.2 Výkonový tranzistor typu P

Nevýhodou P-typového tranzistoru (obr. 1.6) je, že má v porovnaní s N-typovým značne väčšiu výstupnú impedanciu. Naopak nachádza uplatnenie v aplikáciách s nízkym napájacím napätím, s požiadavkou na malý úbytok napätia V_{DO} cez regulačný prvok ako sú napríklad LDO regulátory. Konkrétne pri budení maximálneho prúdu I_{LOAD} je minimálny úbytok napätia medzi V_{IN} a V_{OUT} daný iba jedným saturačným napätím tranzistora $V_{DS(sat)}$ čo je približne 0,2 – 0,4 V [7]. Pre dosiahnutie maximálneho prúdu I_{LOAD} je taktiež potrebné aby napájacie napätie V_{IN} bolo väčšie ako suma napätia V_{GS} a saturačného napätia riadiaceho tranzistoru $V_{DS(sat)}$ čo je približne 0,7 – 1,5 V [7].

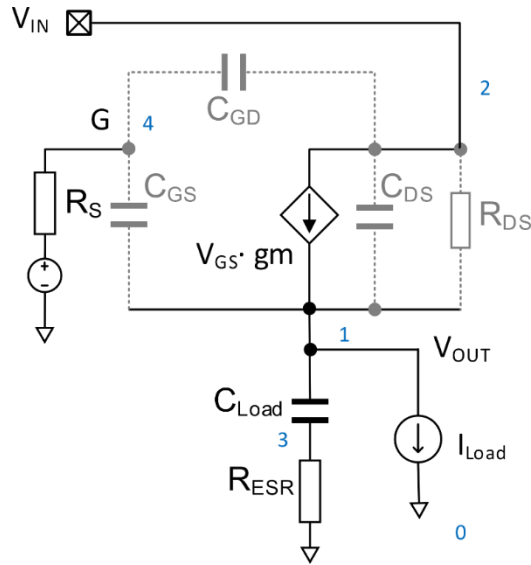
N-MOS. Pre analýzu N-MOS tranzistora bol použitý jeho malosignálový model (obr. 1.9) so simulovanou záťažou (C_{Load} , R_{ESR} , I_{Load}). Na útlm rušenia cez P-MOS tranzistor najviac vplyva parazitná kapacita C_{DS} medzi kolektorom a emitorom (obr. 1.8). Na útlm rušenia cez N-MOS tranzistor má najväčší vplyv ekvivalentný sériový odpor výstupnej kapacity R_{ESR} (obr. 1.10). [2]



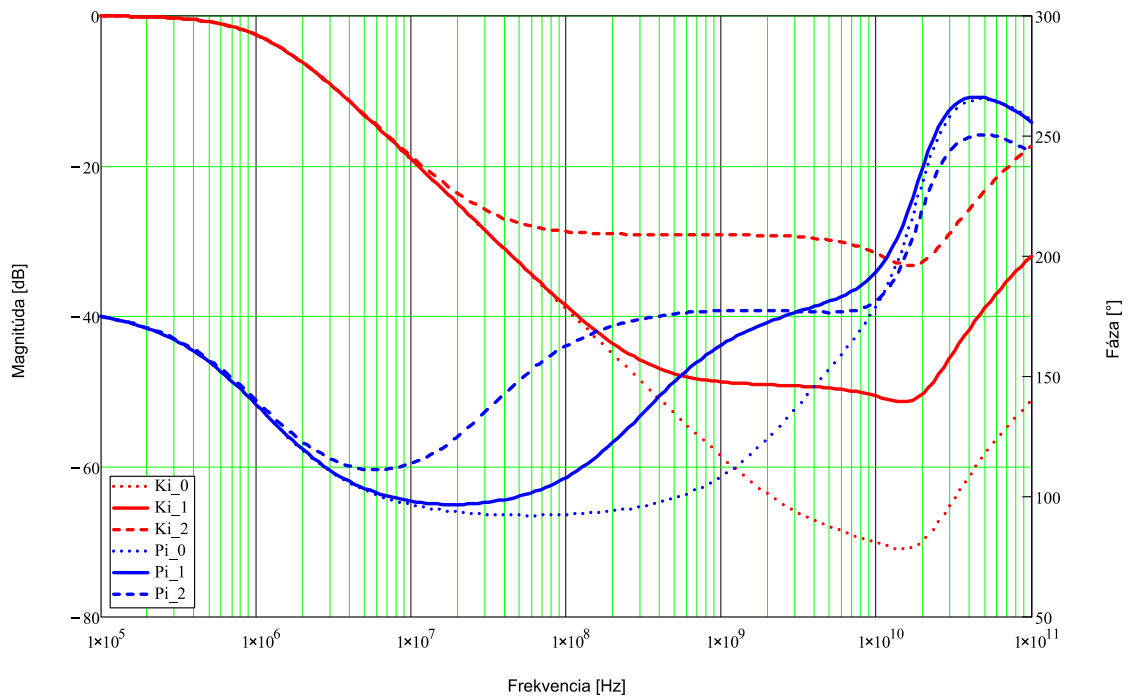
Obr. 1.7 Malosignálový model P-MOS tranzistoru so záťažou (prevzaté z [2])



Obr. 1.8 Vplyv parazitnej kapacity C_{DS} na EME vlastnosti P-MOS tranzistoru pre C_{DS} hodnoty $\{0,01 \text{ pF}; 1,8 \text{ pF}; 5 \text{ pF}\}$ (prevzaté z [2])



Obr. 1.9 Malosignálový model N-MOS tranzistoru so záťažou (prevzaté z [2])



Obr. 1.10 Vplyv R_{ESR} na EME vlastnosti N-MOS tranzistoru pre R_{ESR} hodnoty {0,01 Ohm; 0,1 Ohm; 1 Ohm} (prevzaté z [2])

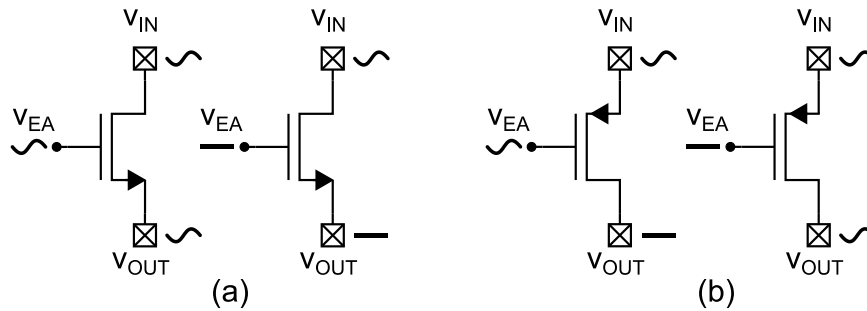
Výkonový tranzistor môže taktiež prenášať nežiadúce rušenie z napájania v_{IN} do výstupu regulátora v_{OUT} . Spôsob akým spolupracuje odchýlkový zosilňovač a regulačný prvok ovplyvňuje prenikanie takéhoto rušenia (PSRR) do výstupu regulátora.

Pri uvažovaní tranzistoru N-MOS (obr. 1.11 a), ktorý je zapojený ako emitorový sledovač, sa akékoľvek rušenie prítomné v napätí v_{EA} z v_{IN} prenáša na výstup v_{OUT} .

Odchýlkový zosilňovač by mal byť preto v prípade použitia N-MOS tranzistoru imúnny voči rušeniu z napájania v_{IN} [7] [8].

V prípade P-MOS tranzistoru (obr. 1.11b) je situácia opačná. Výstup operačného zosilňovača by mal byť závislý na napájaní a prenášať rušenie z v_{IN} do svojho výstupu v_{EA} , aby sa zabezpečilo potlačenie prenikania rušenia do v_{OUT} (vysoké PSRR) [7] [8].

Z tejto skutočnosti vyplýva správny výber topológie odchýlkového zosilňovača v závislosti na použitom regulačnom prvku lineárneho regulátoru. Problematike odchýlkového zosilňovača sa práca zaoberá v podkapitole 1.5.



Obr. 1.11 Vplyv prenikania rušenia zo vstupu v_{IN} do výstupu v_{OUT} výkonového tranzistora z pohľadu signálov na vstupných elektródach (a) N-MOS tranzistorov (b) P-MOS tranzistorov

1.4 Kompenzácia a stabilita lineárneho napät'ového regulátoru

Základnou stratégiou pri stabilizovaní obvodov so zápornou spätnou väzbou ako je to v prípade lineárneho napät'ového regulátoru, je zaistiť, aby zisk slučky so spätnou väzbou dosiahol tranzitný kmitočet (zosilnenie 0 dB) so sklonom -20 dB na dekádu [7].

Veľký výstupný prúdový rozsah spôsobuje problémy pri výbere vhodnej frekvenčnej kompenzácie plne integrovaných LDO regulátorov, teda využívajúce P-MOS tranzistor ako regulačný člen bez externého blokovacieho kondenzátora. Externý blokovací kondenzátor vytvára dominantný pól na výstupe regulátoru, čím sa dosiahne stabilita a zároveň slúži ako okamžitý zdroj počas rýchlych a veľkých zmien záťaže [9]. Bez externého blokovacieho kondenzátora je dominantný pól p_1 na výstupe chybového zosilňovača, ktorého poloha je určená rovnicou (1.5) [10] [9].

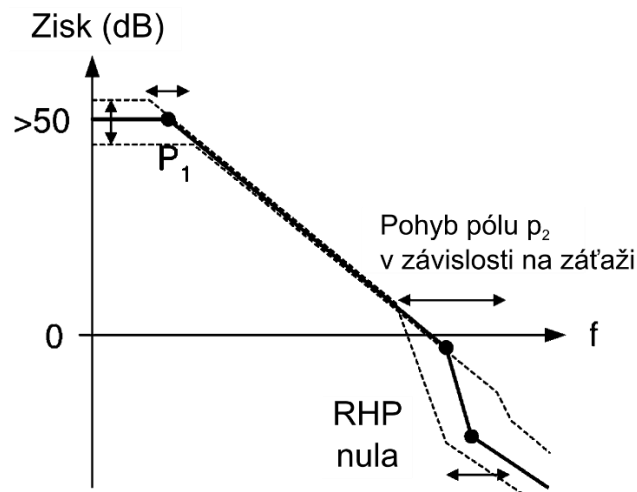
$$\omega_{p1} = \frac{1}{R_1(C_1 + C_{GS} + A_{RC}C_{GD})} [s^{-1}], \quad (1.5)$$

kde R_1 , C_1 je odpor a kapacita na výstupe chybového zosilňovača, C_{GS} je parazitná kapacita regulačného člena medzi hradlom a emitorom, C_{GD} je parazitná kapacita regulačného člena medzi hradlom a kolektorom a A_{RC} je napät'ový zisk regulačného člena. Takýto LDO regulátor potrebuje spôsob internej kompenzácie, ktorá zabezpečí rýchlu odozvu pri veľkých zmenách záťaže a taktiež stabilitu celého obvodu.

Zabezpečenie stability v celom rozsahu výstupného prúdu je jeden z ďalších problémov, pretože výstupný nedominantný pól p_2 , závislý na výstupnom odpore regulačného prvku, sa pohybuje na veľkom frekvenčnom rozsahu (obr. 1.12) a môže spôsobiť nestabilitu pri nízkom až nulovom prúdovom odbere, kedy je výstupný odpor regulačného prvku najvyšší [7] [9]. Poloha pólu p_2 je určená rovnicou (1.6) [10] [9].

$$\omega_{p2} = \frac{1}{(R_{out} \parallel R_{LOAD})C_{OUT}} [s^{-1}], \quad (1.6)$$

kde R_{OUT} je výstupný odpor LDO regulátoru, R_{LOAD} je odpor záťaže a C_{OUT} je kapacita na výstupe.



Obr. 1.12 Frekvenčná charakteristika nekompenzovaného LDO regulátoru (prevzaté z [8])

Vedľajší efekt parazitnej kapacity C_{GD} je generovanie RHP (*angl. Right-Hand Plane*) nuly v pravej časti Gaussovej roviny, ktorá znižuje fázovú bezpečnosť [9].

Pri návrhu LDO regulátoru bez externého blokovacieho kondenzátoru sa musí vytvoriť rýchla spätná väzba, ktorá zabezpečí rýchlu odozvu obvodu a zároveň obvod stabilizuje.

HDO regulátor, ktorý môže využiť N-MOS tranzistor ako regulačný člen sa bez externého kondenzátoru stabilizuje jednoduchšie. Dominantný pól je na výstupe operačného zosilňovača [7]. N-MOS tranzistor má menší výstupný odpor a je rýchlejší, čo posúva nedominantný výstupný pól do vyšších frekvencií. Stabilizácia takeho regulátoru sa realizuje zapojením kompenzačného kondenzátoru na výstup jedноступňového operačného zosilňovača, čím sa určí frekvencia dominantného pólu.

Vzhľadom na lepšie potlačovanie elektromagnetických emisií P-MOS tranzistorom podľa [2], budú v tejto podkapitole popísané možné kompenzačné techniky LDO regulátorov, ktoré využívajú PMOS tranzistor ako regulačný člen.

1.4.1 Adaptívny prúdový zdroj

Základným princípom tejto kompenzačnej techniky je zvýšenie frekvenčnej šírky pásma a medznej rýchlosti prebehu LDO regulátoru v prípade vysokej prúdovej záťaže, kedy je výkonový tranzistor v lineárnom režime. Lineárny režim tranzistoru spôsobí, že na reguláciu prúdu tranzistorom I_O v určitom rozsahu je potrebný väčší rozptyl napätia V_{GS} v porovnaní so saturačným režimom tranzistoru. V lineárnom režime je totižto závislosť I_O na V_{GS} lineárna, pričom v saturačnom režime je exponenciálna [11].

Zvýšenie šírky pásma a medznej rýchlosti prebehu SR regulátoru LDO sa dá dosiahnuť jediným logickým riešením, zvýšením referenčného prúdu chybového zosilňovača.

$$r_{DS} \approx \frac{1}{I_D} [\Omega] \quad (1.7)$$

Z rovnice (1.7) [11] vyplýva, že zvýšenie referenčného prúdu chybového zosilňovača a teda prúdu I_D jednotlivými MOS tranzistormi má za následok zníženie výstupného odporu r_{DS} MOS tranzistoru. Z rovnice (1.8) [11] vyplýva, že v dôsledku zníženia odporu r_{DS} sa zvýši frekvencia pólu (C_p je parazitná kapacita). Vychádza sa z faktu, že väčšina pólov v zosilňovači je určená výstupným odporom tranzistora r_{DS} , ktorý je výstupom každého stupňa zosilňovača. Posun dominantného pólu ω_p zvýši šírku pásma (medznú frekvenciu) zosilňovača a teda aj celého LDO [11].

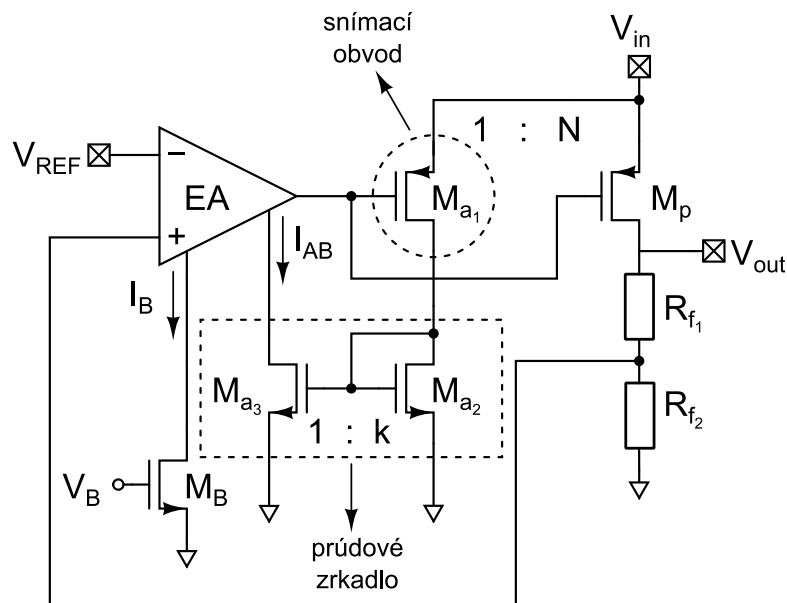
$$\omega_p = \frac{1}{r_{DS}C_p} [s^{-1}] \quad (1.8)$$

Nevýhodou je, že posun medznej frekvencie do vyšších hodnôt môže spôsobiť nestabilitu z dôvodu priblíženia sa k ďalším nedominantným pólom a teda zníženia fázovej bezpečnosti PM (*angl. Phase Margin*).

Limit medznej rýchlosti prebehu SR je určený najmä hradlovou kapacitou MOS výkonového tranzistoru, čo je vlastne výstupná kapacita odchýlkového/operačného zosilňovača. Podľa rovnice (1.9) [11]

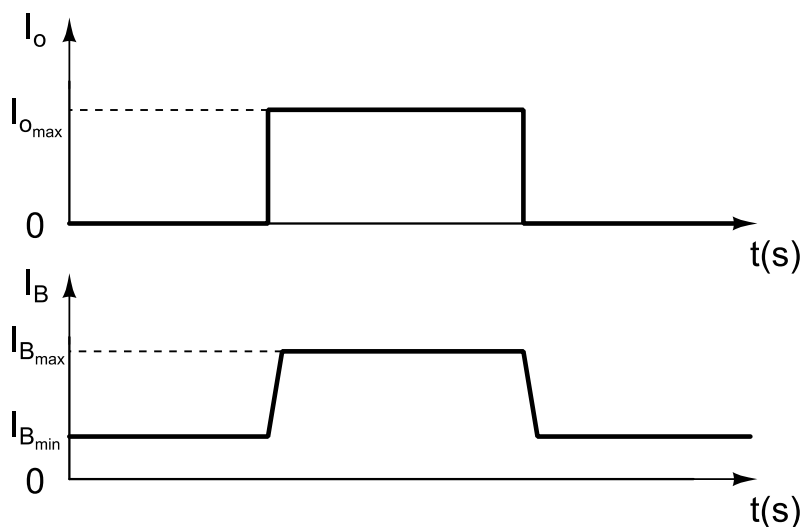
$$SR = \frac{I_O}{C_L} [V \cdot s^{-1}], \quad (1.9)$$

kde I_O a C_L je prúd a kapacita na výstupnom stupni zosilňovača je jasné, že hodnota SR sa zvyšuje so zvyšovaním referenčného prúdu. Rovnica (1.9) sa vzťahuje iba na prípady odchýlkových zosilňovačov, ktoré neobsahujú vnútornú kompenzáciu pomocou kapacitoru [11].



Obr. 1.13 Príklad realizácie adaptívneho prúdového zdroja v LDO (prevzaté z [11])

Obr. 1.13 znázorňuje jednu z možných realizácií adaptívneho prúdového zdroja v LDO regulátore. Obvod adaptívneho prúdu je zostavený z tranzistorov M_{a1} , M_{a2} a M_{a3} . Pracovné body tranzistoru M_{a1} a tranzistoru M_p sú nastavované rovnakým napätím. Replika výstupného prúdu I_O pretečie v pomere 1:N takisto aj tranzistorom M_{a1} . Prúd, ktorý pretečie cez M_{a1} je pomocou prúdového zrkadla M_{a2} , M_{a3} pripočítaný k základnému referenčnému prúdu I_B operačného zosilňovača v pomere 1:k [11].



Obr. 1.14 Princíp funkcie adaptívneho prúdového zdroja (prevzaté z [11])

Na obr. 1.14 je znázornený princíp fungovania adaptívneho prúdového zdroja. Pri náraste výstupného prúdu rastie aj referenčný prúd chybového zosilňovača.

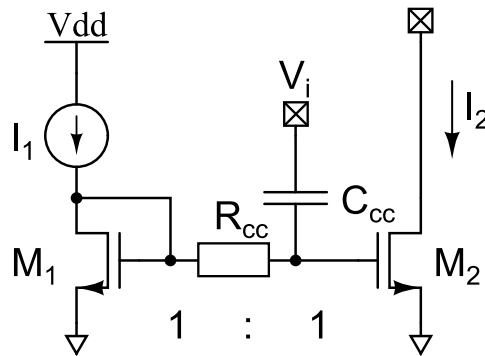
Dôvodom k adaptívnej úprave referenčného prúdu je znížiť celkovú spotrebu obvodu a zároveň zabezpečiť rýchlu odozvu na zmeny záťaže. Pri rýchlej a veľkej zmene

výstupného prúdu I_O je žiadúce, aby sa zvýšil referenčný prúd zosilňovača I_B , ktorý je potrebný pre zlepšenie rýchlosti prebehu SR a šírky pásma. Po skončení tohto prechodového javu už nie je zvýšený prúd I_B potrebný. Nevýhodou tejto techniky kompenzácie je, že referenčný prúd I_B kopíruje v určitom pomere výstupný prúd I_O a zotrváva vo vysokých hodnotách aj keď to už nie je potrebné [11]. Tento nedostatok rieši technika dynamického referenčného prúdu popísaná v ďalšej podkapitole.

1.4.2 Dynamický prúdový zdroj

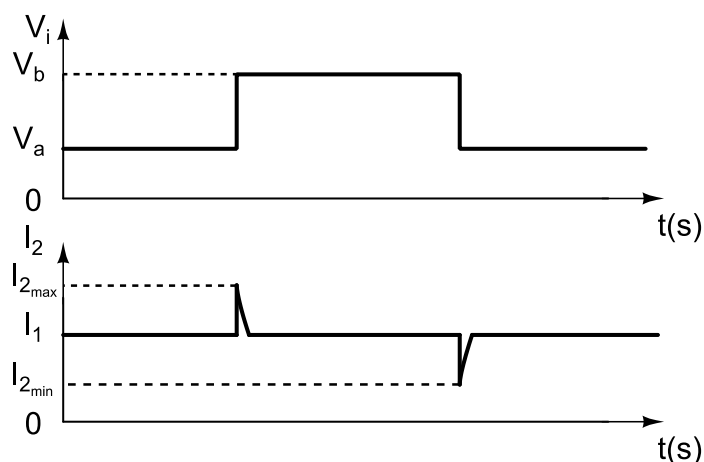
Princíp dynamického prúdového zdroja je podobný, ale výrazne efektívnejší než princíp adaptívneho prúdového zdroja, pretože zvyšuje referenčný prúd zosilňovača I_B iba pri rýchlych zmenách výstupného prúdu I_O [11].

Dynamický prúdový zdroj je možné realizovať napríklad obvodom na obr. 1.15. Kondenzátor C_{CC} a odpor R_{CC} tvoria filter typu horná priepusť. Rýchle zmeny napätia V_i prenesené na hradlo tranzistora M_2 spôsobia zmenu prúdu I_2 . Pre nízke frekvencie (pomalé až žiadne zmeny napätia V_i) sa kondenzátor C_{CC} správa ako rozpojený obvod a prúdové zrkadlo kopíruje prúd v pomere 1:1.



Obr. 1.15 Princíp dynamického prúdového zdroja (prevzaté z [11])

Rýchla zmena výstupného prúdu I_O (záťaže) v LDO spôsobí napäťovú špičku výstupného napätia V_{OUT} (Obr. 1.2). V prípade, že $V_{OUT} \equiv V_i$ a I_2 je referenčný prúd odchýlkového zosilňovača, je rýchla zmena napätia na výstupe LDO prenesená cez kapacitor C_{CC} na hradlo M_2 , ktorý cez transkonduktanciu upraví referenčný prúd odchýlkového zosilňovača. Odozva obvodu z obr. 1.15 na napäťové zmeny V_i je na obr. 1.16.

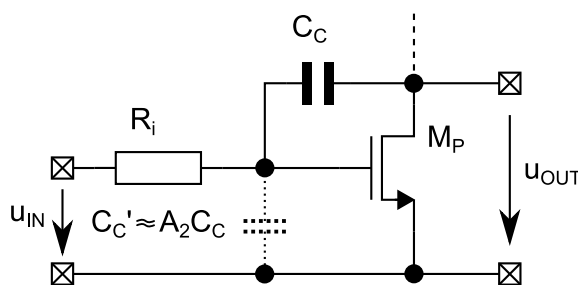


Obr. 1.16 Odozva obvodu na obr. 1.15 (prevzaté z [11])

RC obvod vytvára nulu v ľavej polorovine (LHP *angl. Left-Half Plane*) vo frekvenčnej charakteristike ($\frac{1}{R_{CC}C_{CC}}$). V prípade umiestnenia tejto nuly v blízkosti tranzitnej frekvencie, je možné docieľiť zlepšenia fázovej bezpečnosti PM a vo výsledku tak prispieť k zlepšeniu stability LDO [11].

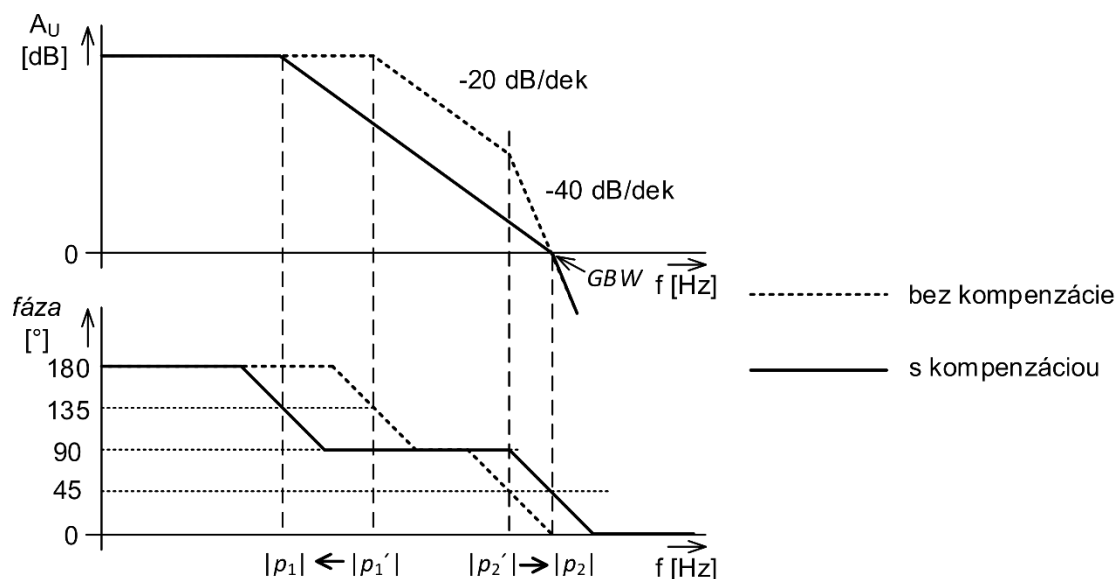
1.4.3 Násobenie Millerovho efektu

Jednou z najčastejších metód kompenzácie je použitie tzv. Millerovho efektu. Ak sa kompenzačná kapacita C_{CC} zapojí ako na obr. 1.17 je transformovaná na ekvivalentnú kapacitu C_C' , ktorej veľkosť odpovedá kapacite C_C zosilnenej A_2 krát [12]. Zosilnenie A_2 je v tomto prípade zosilnenie druhého stupňa operačného zosilňovača $g_{mP}R_O$.



Obr. 1.17 Millerov efekt

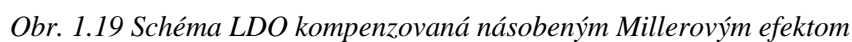
Výsledkom takejto kompenzácie je rozdelenie dominantného a nedominantného pólu (p_1, p_2) v dvojstupňovom operačnom zosilňovači, viď. obr. 1.18. Dominantný pól p_1 je posunutý smerom k nižším frekvenciám a naopak nedominantný pól p_2 do vyšších frekvencií [12]. Rovnaký princíp je možné aplikovať aj v lineárnom napäťovom regulátore v prípade, že sa kapacita C_C zapojila medzi výstup regulátoru a výstup chybového zosilňovača.



Obr. 1.18 Frekvenčná charakteristika dvojstupňového operačného zosilňovača (prevzaté z [12])

Tento spôsob kompenzácie však nie je v prípade LDO najvhodnejší. Zmeny výstupného prúdu I_O v LDO spôsobujú posun nedominantného pólu p_2 tak, že pri poklese prúdu sa nedominantný pól p_2 posúva do nižších frekvencií. Je zrejmé, že blízka poloha pólov na frekvenčnej osi negatívne ovplyvní potrebnú veľkosť kapacity C_C , ktorá by mohla siahať až do stoviek pF. Takáto hodnota kapacity zaberie nezanedbateľnú plochu SoC a preto je takýto spôsob kompenzácie neefektívny. Navyše tento princíp kompenzácie negatívne ovplyvňuje rýchlosť odozvy obvodu (SR, šírka pásma) čo je v prípade LDO nežiadúce.

Pre eliminovanie zmienených nežiadúcich faktorov sa využíva princíp násobenia Millerovej kapacity. Prúdový zosilňovač v spätnej väzbe spolu s kompenzačným kapacitorom C_C poskytuje rýchlu spätnú väzbu ako aj frekvenčnú stabilizáciu obvodu [9]. Tento spôsob kompenzácie eliminuje nulu v pravej polorovine (RHP *angl. Right-Half Plane*), pretože prúdový zosilňovač predstavuje na hradle výkonového tranzistoru veľkú impedanciu, a tak eliminuje AC signálovú cestu z hradla na výstup cez kapacitor C_C , pričom spätná väzba z výstupu na hradlo výkonového tranzistora je zachovaná [7] [11]. Ukážku schémy tohto typu kompenzácie je možné vidieť na obr. 1.19.

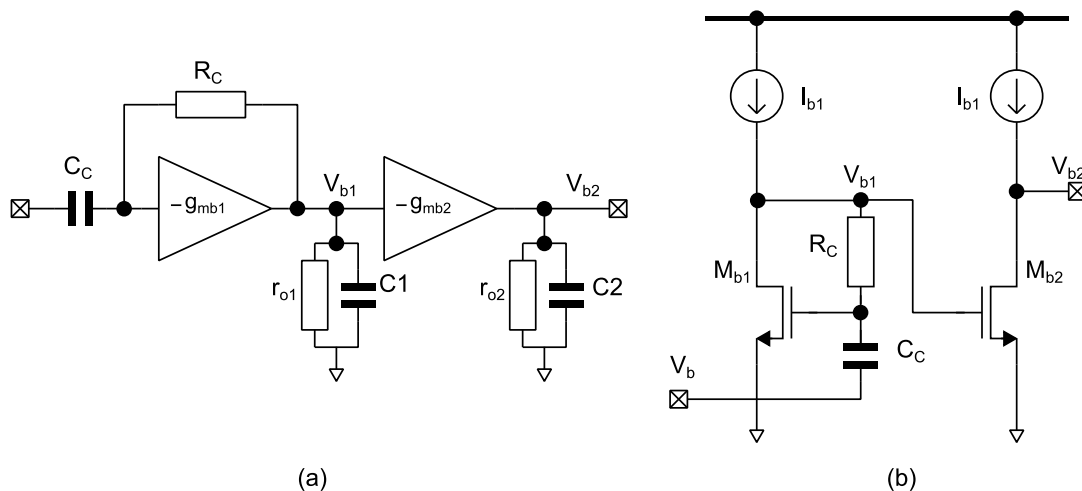


The diagram shows a current mirror circuit with a Miller compensation capacitor C_M . The input signal v_I is applied to the gates of the first two transistors, which are labeled $A(W/L)$ and (W/L) . The output of the first stage is $A\dot{i}_{C,M}$. The current mirror consists of two transistors, with the output current $i_{C,M}$ flowing through a load capacitor C_M . The output voltage v_O is taken from the node after the capacitor. A bias current I_{Bias} is applied to the gates of the second stage transistors. The overall voltage gain is $-A_V$.

Obr. 1.20 Násobenie Millerovho efektu podľa [6]

Odlišný spôsob násobenia kapacity je uvedený v [13]. Topológia predloženého riešenia je na obr. 1.21(a), praktická realizácia obvodu je na obr. 1.21(b). Prúd tečúci kapacitorom C_C je snímaný odporom R_C , na ktorom tento prúd vytvorí úbytok napätia.

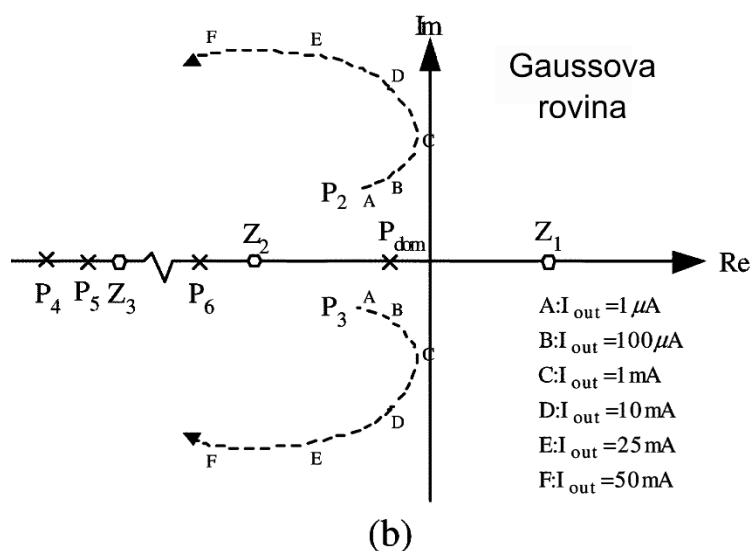
Napätie V_{b1} je následne prostredníctvom transkonduktancie g_{mb2} prevedené na výstupný prúd.



Obr. 1.21 Násobenie kapacity podľa [13], (a) topológia (b) praktická realizácia

Zosilnená kapacita približne odpovedá hodnote $g_{mb1}R_C C_C$ [13]. Odpor R_C pripojený medzi kolektor a hradlo tranzistoru M_{b1} zároveň nastavuje jeho pracovný bod. Žiadne ďalšie obvody potrebné pre nastavenie pracovného bodu už nie sú potrebné. Násobiaci faktor kapacitoru sa dá zväčšiť zvyšovaním prúdu I_{b1} . Rovnaký princíp násobenia kapacity je použitý aj v [9]

Nevýhodou tohto spôsobu kompenzácie je vytvorenie niekoľkých komplexných pólov, ovplyvňujúcich stabilitu kompenzovaného systému. Poloha pólov sa navyše mení v závislosti na výstupnom prúde I_{OUT} a môže viesť až k potencionalnej nestabilite obvodu. Ukážka potencionalnej nestability obvodu predstavenom v [9] je na obr. 1.22.



Obr. 1.22 Ukážka potencionalnej nestability obvodu v [9] pomocou Gaussovej roviny

1.4.4 Kompenzácia impedanciou zlomkového rádu

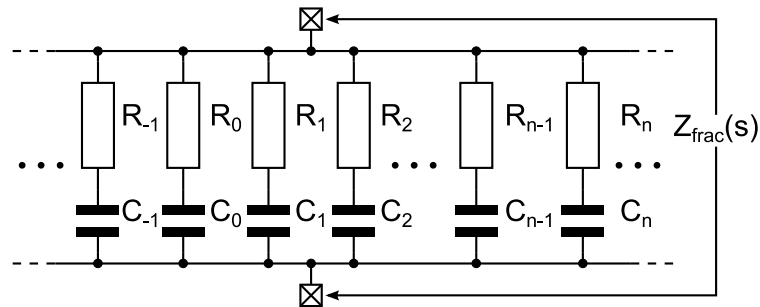
Vyššie uvedené spôsoby kompenzácie rozdeľovali póly tak posunom nedominantného pólu na výstupe regulátora do vyšších frekvencií a vytvárali dominantný pól vo vnútri regulátora. Táto metóda zachováva dominantný pól na výstupe regulátora a na stabilizáciu využíva impedanciu zlomkového rádu.

Impedancia $Z(s) = Z_F s^{-\alpha}$ s pozitívnym ziskom Z_F a zlomkovým rádom α medzi 0 a 1 môže byť aproximovaná nekonečným RC rebríkom na obr. 1.23 [14]. Jej hodnotu je možné stanoviť podľa rovnice (1.10) [14], kde $Z_k(s)$ je impedancia k-teho sériového RC článku. Jednotlivé hodnoty R_k a C_k sú vypočítané podľa rovníc (1.11) [14] a (1.12) [14].

$$Z_{frac}(s) = \frac{1}{\sum_{k=-\infty}^{+\infty} \frac{1}{Z_k(s)}} = \frac{1}{\sum_{k=-\infty}^{+\infty} \frac{1}{R_k + \frac{1}{sC_k}}} \quad (1.10)$$

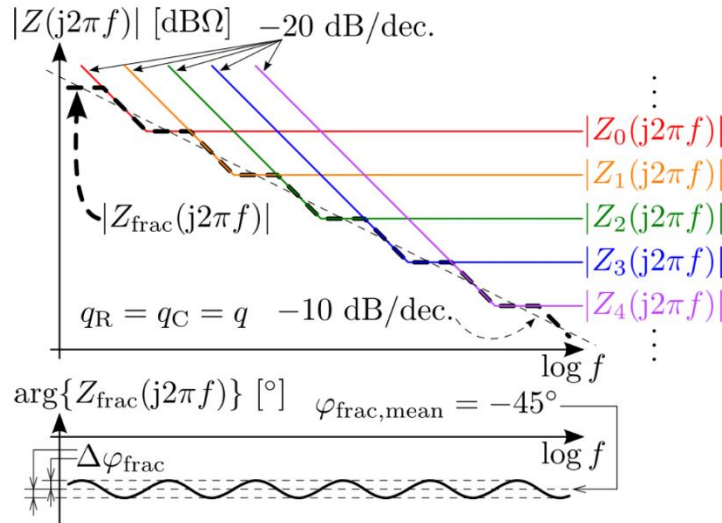
$$R_k = q_R^k R_0, \quad 0 < q_R < 1 \quad (1.11)$$

$$C_k = q_C^k C_0, \quad 0 < q_C < 1 \quad (1.12)$$



Obr. 1.23 Nekonečný RC rebrík aproximujúci impedanciu zlomkového rádu (prevzaté z [14])

Za predpokladu, že jednotlivé pomery q_R a q_C sú rovnaké ($q_R = q_C = q$) je medzná frekvencia k-teho sériového RC článku úmerná hodnote $(1/q^k)^2$, pričom jeho impedancia na medznej frekvencii je úmerná hodnote $1/q^k$. Výsledkom je klesajúci zisk impedancie $Z_{frac}(s)$ nekonečného RC rebríka s polovičným sklonom -10 dB/dek (obr. 1.24). [14]



Obr. 1.24 Vysvetlenie aproximácie impedancie zlomkového rádu s nekonečným RC rebríkom (prevzaté z [14])

Fáza frekvenčnej charakteristiky osciluje so zvlnením $\Delta\varphi_{\text{frac}}$ okolo strednej hodnoty $\varphi_{\text{frac,mean}}$. Zvolením hodnôt q_R a q_C bližším k 1 sa zvlnenie zmenšuje. [14]

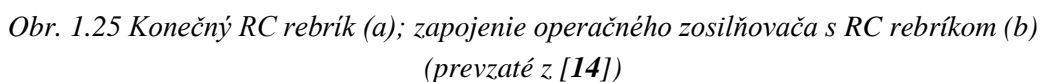
V skutočnosti však nie je možné realizovať nekonečný RC rebrík. Alternatívne je však možné realizovať konečný RC rebrík zakončený rezistorom a kondenzátorom na jeho ľavej a pravej strane (obr. 1.25a). Stredná časť predstavuje impedanciu zlomkového rádu v danom frekvenčnom pásme. Keďže na ľavej strane rebríka zvykne prevládať odporové chovanie v danom frekvenčnom pásme, zakončenie je odporového charakteru. Odpor R_L je vypočítaný ako [14]

$$R_L \approx R_0 \left(\frac{1}{q_R} - 1 \right) [\Omega]. \quad (1.13)$$

Podobne, pravá strana sa chová zvyčajne kapacitne a zakončenie je kapacitného charakteru. Kapacita C_R je vypočítaná ako [14]

$$C_R \approx C_0 \frac{q_C^n}{1 - q_C} [F]. \quad (1.14)$$

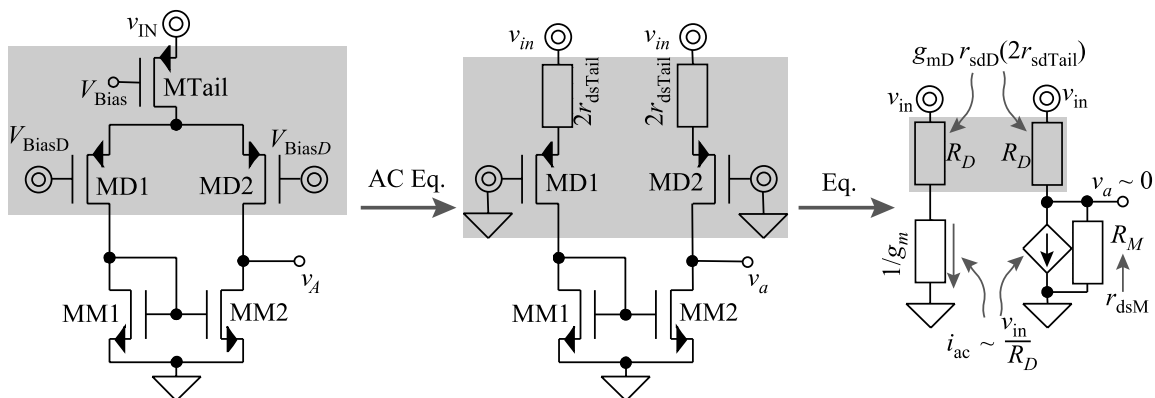
Na obr. 1.25b je príklad zapojenia RC rebríka do spätnej väzby operačného zosilňovača. Toto zapojenie je následne použité v regulačnom obvode LDO. Operačný zosilňovač sa chová ako transimpedančný zosilňovač. Jeho transimpedancia je určená prevažne RC rebríkom, pretože transkonduktancia zosilňovača prevyšuje admitanciu RC rebríka. Zakončovací odpor R_L je možné nahradiť odporovo ekvivalentným T-článkom $R_{IL0}, R_{IL1}, R_{IL2}$, ktorého plocha na čipe je menšia. Vzťah medzi odpormi popisuje rovnica (1.15) [14].



Touto metódou je možné vykompenzovať LDO s fázovou bezpečnosťou minimálne 45° a spádom zosilnenia otvorenej slučky -30 dB/dek [14].

Topológia odchýlkového zosilňovača závisí na type použitého regulačného člena. Na „spolupráci“ týchto dvoch elementov závisí dôležitý parameter PSRR. Vlastnosti jednotlivých výkonových tranzistorov z pohľadu PSRR boli preskúmané v podkapitole 1.3.3 na obr. 1.11. V tejto podkapitole sú ukázané vhodné topológie pre N a P výkonový MOSFET tranzistor.

Na obr. 1.26 sa nachádza schéma a malosignálový model diferenciálneho zosilňovača (MD1, MD2) s aktívnou záťažou (MM1, MM2) s referenčným uzlom (source) na zemi.



Obr. 1.26 P-typový diferenciálny pár s prúdovým zrkadlom referencovaným na zem spolu s malosignálovým ekvivalentom (prevzaté z [6])

Pre nasledujúcu analýzu uvažujeme nulový striedavý signál na vstupoch diferenciálneho páru. S nulovým vstupným napätím preteká oboma vetvami rovnaký prúd a prúdový zdroj MTail je možné z malosignálového hľadiska rozložiť na dva ekvivalentné zhodné odpory $2r_{dsTail}$. Ďalšou náhradou degenerovaných tranzistorov MD1 a MD2 ekvivalentnými odpormi R_D podľa rovnice (1.16). [7]

$$R_D = g_{mD}r_{dsD}2r_{dsTail} + r_{dsD} + 2r_{dsTail} \approx 2g_{mD}r_{dsD}r_{dsTail} [\Omega] \quad (1.16)$$

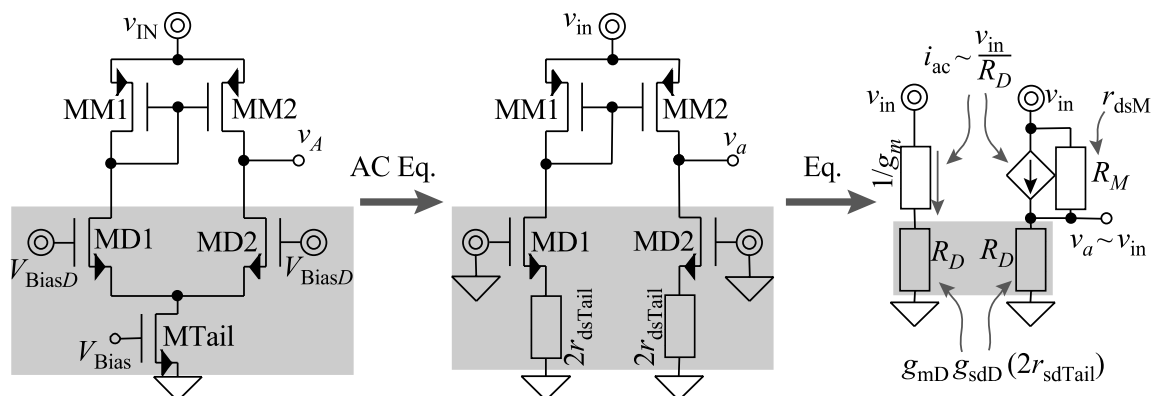
Z malosignálového náhradného obvodu vyplýva, že prúd odporom R_D závislý na v_{in} je na výstupe v_a znížený o rovnako veľký prúd spotrebovaný prúdovým zrkadlom (v_{in}/R_D). Toto prúdové zrkadlo teda ruší pozitívny príspevok v_{in} vo výstupnej vetve obvodu [7].

Keďže sa rušenie respektíve signál v_{in} neprenáša na výstup v_a , je tento typ zosilňovača, vzhľadom na analýzu regulačného člena na obr. 1.11, vhodný pre výkonový tranzistor typu N v zapojení sledovača a nevhodný pre výkonový tranzistor typu P.

1.5.2 Diferenciálny zosilňovač s referenciou na napájanie

Na obr. 1.27 sa nachádza schéma a ekvivalentný malosignálový model diferenciálneho zosilňovača (MD1, MD2) s aktívnou záťažou (MM1, MM2) a s referenčným uzlom (source) na napájaní.

Rovnako ako v predošlom prípade je obvod preložený na jeho malosignálový ekvivalent. Z tohto malosignálového modelu na obr. 1.27 vyplýva, že prúd dodaný prúdovým zrkadlom i_{ac} (čo sa rovná približne v_{in}/R_D) má pozitívny príspevok vo výstupnej vetve obvodu ($v_{in} = v_a$). [7]



Obr. 1.27 N-typový diferenciálny pár s prúdovým zrkadlom referencovaným na napájanie spolu s malosignálovým ekvivalentom (prevzaté z [7])

Z výsledku analýzy ($v_{in} = v_a$) prenosu rušenia zosilňovačom a z analýzy regulačného člena na obr. 1.11 vyplýva, že tento typ zosilňovača je vhodný pre P-typový výkonový tranzistor.

2 Návrh napäťového regulátoru

2.1 Základné požiadavky

Navrhnutý napäťový regulátor by mal zvládať regulovať vstupné napätie v rozsahu 4 až 40 V na stabilné výstupné napätie 1,8 V. Výstupné napätie sa môže pohybovať v rozsahu $\pm 5\%$ (1,71 – 1,89 V). Regulátor musí zvládať napájať záťaž, s prúdovým odberom až 20 mA, pričom sa napájaný obvod môže z dôvodu úspory energie deaktivovať a neodoberať takmer žiaden prúd. K dispozícii je stabilná napäťová „band-gap“ referencia 1,215 V. Napäťový regulátor bude použitý v automobilových aplikáciách a preto sú jeho EME vlastnosti dôležitým faktorom pri návrhu. Celý obvod regulátoru bude integrovaný bez možnosti použitia externého blokovacieho kondenzátoru pre dosiahnutie stability. Výsledný obvod bude realizovaný na čipe v technológii I4T spoločnosti ON Semiconductor. Prehľad základných požiadaviek pre napäťový regulátor je v tab. 2.1.

Tab. 2.1 Základné požiadavky pre navrhovaný napäťový regulátor

Parameter	Skratka	Hodnota
Výstupné napätie	V_{OUT}	1,8 V \pm 5 %
Vstupné napätie	V_{IN}	4 - 40 V
Výstupný prúd	I_{OUT}	0 - 20 mA
Zaťažovacia kapacita	C_{LOAD}	5 nF
Pracovná teplota	T_{AMB}	-40 - 175 °C
Napäťová referencia	V_{REF}	1,215 V
Technológia		I4T

2.2 Regulačný člen

Návrh napäťového regulátoru začína od výstupného člena. Voľba a návrh regulačného člena ovplyvní topológiu a vlastnosti ostatných blokov regulátoru.

Z daných parametrov vyplýva, že regulačný prvok nemusí poskytovať nízky úbytok napätia, teda LDO regulátor nie je potrebný. Už spomenutý úbytok napätia pre N-MOS tranzistor nutný pre dodanie maximálneho prúdu I_{OUT} je v rozmedzí približne 0,9 – 1,5 V. Špecifikácia navrhovaného regulátoru poskytuje dostatočný napäťový priestor ($V_{IN(min)} - V_{OUT}$) až 2,2 V. N-MOS tranzistor v zapojení sledovača má malý výstupný odpor a umožňuje tak jednoduchú frekvenčnú stabilizáciu obvodu v celom rozsahu výstupného prúdu I_{OUT} . Tento typ tranzistora má menej priaznivé EME vlastnosti, ľahšie prenáša rušenie z výstupu regulátora na jeho napájanie. Ako už vyplýva

z podkapitoly 1.3.3 lepšie vlastnosti z pohľadu EME vykazuje P-MOS tranzistor. Preto je P-MOS výkonový tranzistor použitý ako regulačný člen pri návrhu napäťového regulátoru.

Pri výpočte bude uvažovaná najhoršia situácia a to vysoký prúd do záťaže $I_{OUT(max)}$ pri najnižšom napájacom napätí $V_{IN(min)}$. Keďže je k dispozícii dostatok napäťového priestoru bude pre zmenšenie rozmerov tranzistora uvažované vyššie saturačné napätie $V_{DSsat} = 0,9 \text{ V}$. Zvýšenie saturačného napätia respektíve zmenšenie šírky hradla tranzistora vedie k zníženiu transkonduktancie. Tento fakt zhorší parameter LDR (rovnica(1.1)), ktorý bude potrebné vylepšiť zosilnením odchýlkového zosilňovača. Z uvedených hodnôt a z Ohmového zákona vyplýva rovnica (2.1).

$$V_{DSsat} \leq R_{DS(max)} I_{OUT(max)} [V] \quad (2.1)$$

Použitím základnej rovnice (2.2) [12] pre prúd tranzistorom v saturácii a jej dosadením do rovnice (2.1) vznikne rovnica (2.3), kde $V_{IN(min)}$ definuje maximálne možné napätie V_{GS} a maximálne prahové napätie tranzistoru $V_{TH(max)}$ predstavuje najhorší prípad z pohľadu rozptylu technologických parametrov. Po jednoduchšej úprave rovnice (2.3) dostávame rovnicu (2.4) pre približný výpočet rozmerov tranzistoru¹.

$$I_D = \frac{1}{2} KP \frac{W}{L} (V_{GS} - V_{TH})^2 [A] \quad (2.2)$$

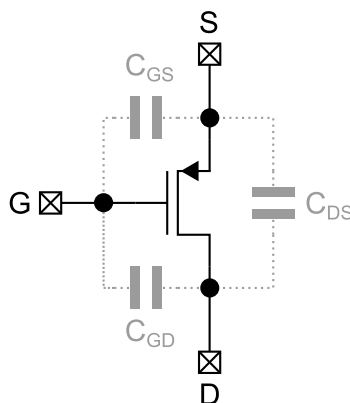
$$\frac{V_{DSsat}}{2} \leq \frac{I_{OUT(max)}}{KP \frac{W}{L} (V_{IN(min)} - |V_{TH(max)}|)} [V] \quad (2.3)$$

$$\frac{W}{L} \geq \frac{I_{OUT(max)}}{KP \frac{V_{DSsat}}{2} (V_{IN(min)} - |V_{TH(max)}|)} [-] \quad (2.4)$$

Výslednému výkonovému tranzistoru je v simulátore Spectre nastavený pracovný bod pre overenie vypočítaných parametrov. V technológii I4T majú tranzistory definovaný rozptyl parametrov v závislosti na pracovnom bode tranzistoru. Preto je potrebné veľkosť tranzistora v simulátore príslušne upraviť pre dosiahnutie požadovaných hodnôt. Výkonový tranzistor je v simulátore modelovaný viacerými podobvodmi. Pre stanovenie veľkosti jeho parazitných kapacít, ktoré sú dôležité pre ďalšie výpočty, je nutné uskutočniť ďalšie simulácie.

¹ Z dôvodu utajenia technologických parametrov tranzistorov technológii I4T nie je v práci uvádzaný konkrétny výpočet a veľkosti tranzistorov. Uvádzané budú výsledné parametre ako je transkonduktancia g_m a saturačné napätie V_{DSsat} .

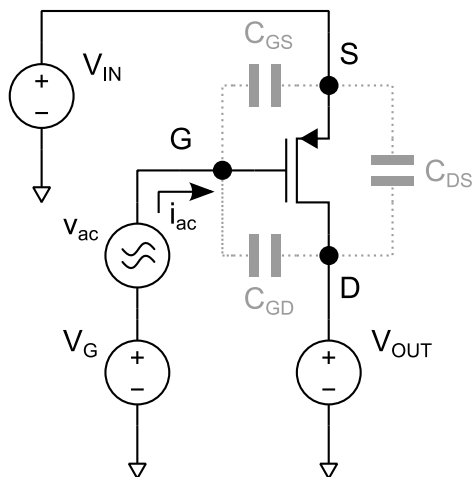
Na obr. 2.1 je P-MOS tranzistor s vyznačenými hľadanými parazitnými kapacitami. Kapacita C_{GD} je spôsobená presahom hradla nad difúziu kolektoru. Pre zjednodušenie sa dá považovať ako napätovo nezávislá. Kapacita C_{GS} sa skladá z dvoch komponentov: kapacity spôsobenej presahom hradla nad difúziu emitoru a kapacity spôsobenej hradlom a vytvoreným kanálom v substráte tranzistoru. Druhá zložka kapacity C_{GS} je napätovo závislá avšak v saturačnom režime tranzistora je takmer napätovo nezávislá (s napätím sa mení len málo). Kapacita C_{DS} je v prípade spojenia substrátu (bulk) s emitorom, kapacitou C_{DB} , teda kapacitou medzi kolektorom a substrátom. Táto kapacita je napätovo nezávislá. Kapacita C_{SB} medzi emitorom a substrátom je pri spojenom emitore a substráte skratovaná. Kapacita C_{GB} je kapacita medzi hradlom a substrátom, ktorá je pri spojenom emitore a substráte pripočítaná ku kapacite C_{GS} . Táto kapacita je v saturačnom režime tranzistora zvyčajne veľmi malá. [15]



Obr. 2.1 Tranzistor P-MOS a jeho parazitné kapacity

Nezávislosť kapacít na napätí v saturačnom režime tranzistora je overená na presnejšom modeli výkonového tranzistora P-MOS v simulátore Spectre. Pre stanovenie hodnôt všetkých kapacít sú použité 2 zapojenia v troch rôznych pracovných bodoch. Na týchto zapojeniach je uskutočnená malosignálová AC analýza.

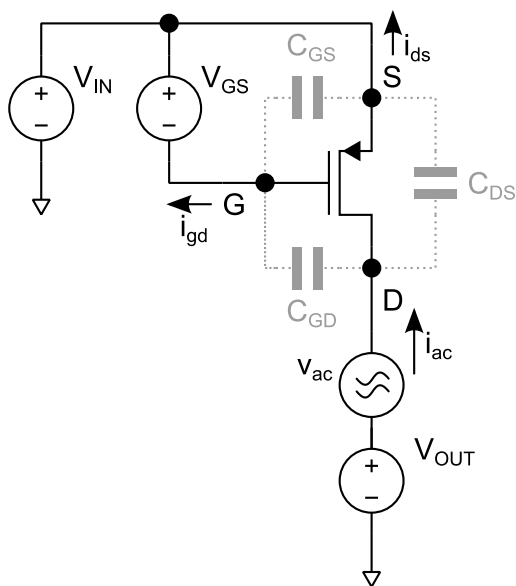
Na obr. 2.2 je príklad použitého zapojenia pre stanovenie kapacity C_{GD} paralelne s kapacitou C_{GS} . Pre simulovanie pracovného bodu P-MOS tranzistora v napätovom regulátore je jednosmerný zdroj napätia $V_{OUT} = 1,8 \text{ V}$, $V_{IN} = 4 \text{ V}$ alebo 40 V a napätie V_G odpovedá hradlovému napätiu pre prúd tranzistorom $10 \mu\text{A} / 20,01 \text{ mA}$, čím sa simuluje minimálna / maximálna veľkosť zaťažovacieho prúdu. Na hradlo tranzistora je privedený AC signál s amplitúdou 1 V . Následne je sledovaný striedavý prúd i_{ac} na hradle tranzistoru, ktorý odpovedá prúdu cez kapacitu $C_G = C_{GS} + C_{GD}$. Výslednú kapacitu je potom možné určiť podľa známeho vzťahu (2.5). Hodnota tejto kapacity je stanovená na frekvencii 10 kHz , kde sa ešte neprejavujú parazitné javy modelu (obr. 2.4).



Obr. 2.2 Zapojenie P-MOS tranzistora pre AC analýzu (zistenie kapacity $C_{GD} + C_{GS}$)

$$C = \frac{i_{ac}}{2\pi f v_{ac}} [F] \quad (2.5)$$

Pre účely extrakcie C_{GD} a C_{DS} je použité zapojenie na obr. 2.3. Napät'ové zdroje V_{IN} a V_{OUT} sú nastavované obdobne ako v predchádzajúcom prípade. Napätie V_{GS} odpovedá pracovnému bodu pre prúd tranzistorom $10 \mu A / 20,01 \text{ mA}$. Striedavý AC signál je privedený na kolektor tranzistora. Sledovaním prúdov i_{gd} a i_{ds} sú stanovené hodnoty kapacít C_{GD} a C_{DS} prepočtom podľa vzťahu (2.5). Hodnota kapacity C_{GD} je určená opäť na frekvencii 10 kHz . Na celkovú impedanciu medzi kolektorom a emitorom tranzistoru však na tejto frekvencii vplyva výstupný odpor tranzistora r_{ds} . Preto je kapacita C_{DS} zistená na frekvencii 200 MHz kde sa vplyv r_{ds} už neprejavuje (obr. 2.5). Výsledná kapacita C_{GS} je dopočítaná podľa vzťahu (2.6).



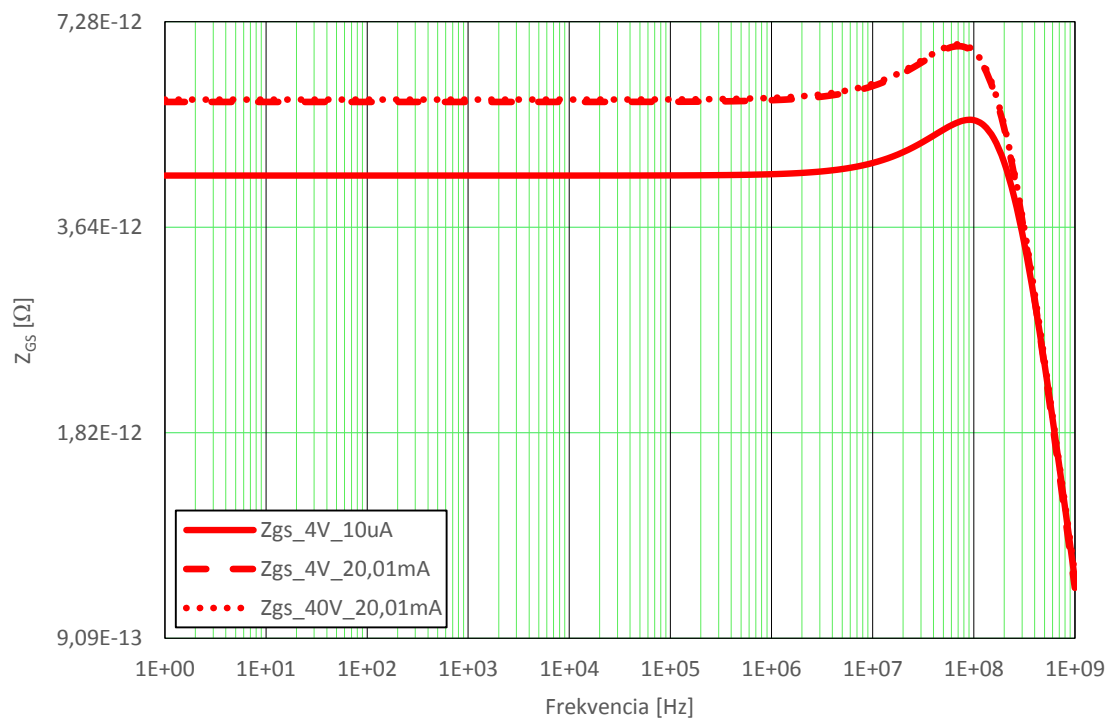
Obr. 2.3 Zapojenie P-MOS tranzistora pre AC analýzu (zistenie C_{GD} a C_{DS})

$$C_{GS} = C_G - C_{GD} [F] \quad (2.6)$$

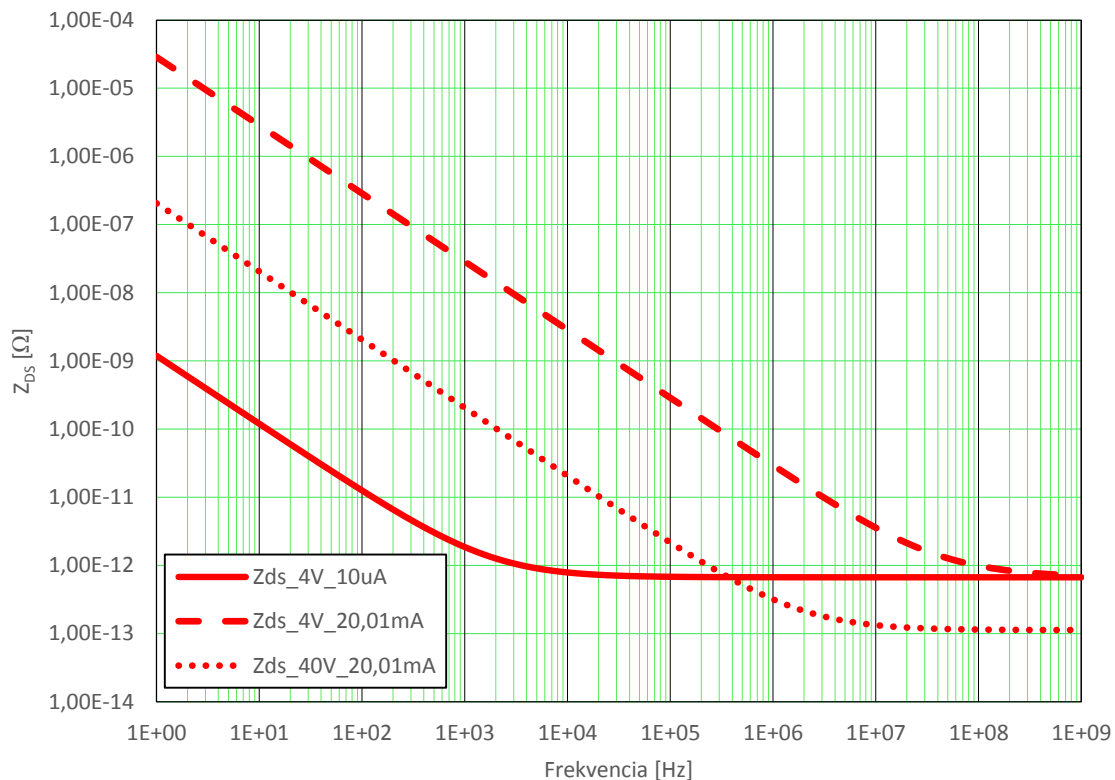
Tab. 2.2 Simulované hodnoty parazitných kapacít P-MOS výkonového tranzistora v rôznych pracovných bodoch

Pracovný bod		Simulované kapacity		
V_{IN} [V]	I_{OUT} [A]	C_{GS} [F]	C_{GD} [F]	C_{DS} [F]
4	10 μ	4,33 p	430 f	667 f
4	20,01 m	5,55 p	900 f	688 f
40	20,01 m	5,60 p	195 f	112 f

V tab. 2.2 sa nachádzajú simulované hodnoty parazitných kapacít použitého výkonového P-MOS tranzistora pri troch rôznych pracovných bodoch. Presnejší model potvrdil napäťovú závislosť kapacít. Najväčšiu závislosť má kapacita C_{GS} v závislosti na napätí V_{GS} , čomu odpovedajú hodnoty pri $V_{IN} = 4$ V, $I_{OUT} = 10$ μ A a 20,01 mA. Táto závislosť je očakávaná, pretože kapacita C_{GS} je prevažne tvorená medzi hradlom a kanálom v substráte tranzistoru, ktorého šírka je modulovaná v závislosti na napätí V_{GS} .



Obr. 2.4 Impedancia medzi hradlom a emitorom P-MOS výkonového tranzistoru Z_{GS} v závislosti na frekvencii pre tri pracovné body tranzistoru



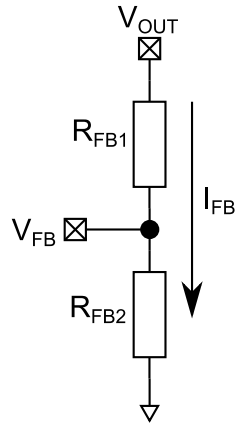
Obr. 2.5 Impedancia medzi kolektorom a emitorom P-MOS výkonového tranzistoru Z_{DS} v závislosti na frekvencii pre tri pracovné body tranzistoru

2.3 Delič v spätnej väzbe

Spätňá väzba je zvolená ako jednoduchý odporový delič (obr. 2.6). Hodnoty rezistorov sú navrhnuté tak, aby nimi prechádzal prúd $10 \mu\text{A}$, pri napätí $V_{OUT} = 1,8 \text{ V}$ a napätí $V_{FB} = 1,215 \text{ V}$. Aplikovaním Ohmového zákona je možné stanoviť veľkosť jednotlivých rezistorov rovnicami (2.7) a (2.8).

$$R_{FB1} = \frac{V_{OUT} - V_{FB}}{I_{FB}} = \frac{1,8 - 1,215}{10 \mu} = 58,5 \text{ k}\Omega \quad (2.7)$$

$$R_{FB2} = \frac{V_{FB}}{I_{FB}} = \frac{1,215}{10 \mu} = 121,5 \text{ k}\Omega \quad (2.8)$$



Obr. 2.6 Odporový delič tvoriaci spätnú väzbu regulátora

2.4 Odchýlkový zosilňovač

S ohľadom na zvolený regulačný člen, bude použitá topológia zosilňovača s referenciou na napájanie (podkapitola 1.5.2). Napät'ové zosilnenie A_V určuje požiadavka na presnosť regulácie, požiadavka na rozptyl zaťažovacieho prúdu a rozptyl vstupného napätia. Výstupné napätie je dané ako $1,8 \text{ V} \pm 5\%$. Môže sa teda pohybovať od $1,71 \text{ V}$ do $1,89 \text{ V}$, čo je napät'ový rozptyl 180 mV . Celková presnosť regulátoru PR pri uvažovaní iba systematických chýb je daná vzťahom (2.9) [7]

$$PR = \frac{\Delta V_{LDR} + \Delta V_{LNR} + \Delta V_{TC}}{V_{OUT}} [\%], \quad (2.9)$$

kde ΔV_{LDR} , ΔV_{LNR} , ΔV_{TC} sú variácie výstupného napätia spôsobené chybou regulácie záťaže, chybou regulácie napájania a rozptylom teploty. Vzťahy pre výpočet týchto variácií je možné odvodiť vzhľadom na typ použitého regulačného prvku podľa [8].

Rovnica (2.10) [8] popisuje vzťah zmeny výstupného napätia ΔV_{LDR} v závislosti na zmene výstupného prúdu ΔI_{LOAD} . Tieto zmeny napätia sú potlačované napät'ovým zosilnením chybového zosilňovača A_V a transkonduktanciou regulačného prvku g_{mp} .

$$\Delta V_{LDR} = - \frac{\Delta I_{LOAD}}{\frac{R_{FB2}}{R_{FB1} + R_{FB2}} A_V g_{mp}} [\text{V}] \quad (2.10)$$

Rovnica (2.11) [8] popisuje vzťah zmeny výstupného napätia v závislosti na zmene vstupného napätia ΔV_{IN} . Táto zmena je potlačovaná najmä zosilnením A_V .

$$\Delta V_{LNR} \approx \frac{\Delta V_{IN}}{A_V \frac{R_{FB2}}{R_{FB1} + R_{FB2}}} [V] \quad (2.11)$$

Rovnica (2.12) vyplýva z teplotného koeficientu (rovnic (1.3)). V tomto prípade sa uvažujú celkové zmeny v celom teplotnom rozsahu.

$$\Delta V_{TC} = \Delta V_{REF} + \Delta V_{OS} [V] \quad (2.12)$$

Po dosadení rovníc (2.10), (2.11) a (2.12) do rovnice (2.9) a následnom vyjadrení A_V je získaná rovnica pre výpočet minimálneho požadovaného zosilnenia odchýlkového zosilňovača.

$$A_V = \frac{\frac{\Delta I_{LOAD}}{\frac{R_{FB2}}{R_{FB1} + R_{FB2}}} g_{mp}}{PR * V_{OUT} - (\Delta V_{REF} + \Delta V_{OS})} + \frac{\frac{\Delta V_{IN}}{\frac{R_{FB2}}{R_{FB1} + R_{FB2}}}}{PR * V_{OUT} - (\Delta V_{REF} + \Delta V_{OS})} [-] \quad (2.13)$$

Zo zadaných parametrov je rozptyl prúdu $\Delta I_{LOAD} = 20$ mA, rozptyl vstupného napätia $\Delta V_{IN} = 36$ V. Výsledné hodnoty odporov v spätnej väzbe sú $R_{FB1} = 58,5$ k Ω a $R_{FB2} = 121,5$ k Ω . Transkonduktancia výkonového P-MOS je určená ako priemerná hodnota cez celý rozptyl prúdu tranzistorom $g_{mp} = 18,72$ mS. Presnosť regulátoru je definovaná ako $\pm 5\%$, z toho vyplýva $PR = 0,1$. Teplotné zmeny referenčného „band-gap“ napätia ΔV_{REF} sa pri výpočte neuvažujú. Rozptyl ofsetu chybového zosilňovača ΔV_{OS} je zvolený ako 5 mV. Po dosadení hodnôt do rovnice (2.13) je získaný výsledok v rovnici (2.14).

$$A_V = \frac{\frac{20m}{\frac{121,5k}{58,5k + 121,5k}} * 18,72m}{0,1 * 1,8 - (0 + 5m)} + \frac{36}{\frac{121,5k}{58,5k + 121,5k}} \approx 314 \quad (2.14)$$

$$A_{VdB} = 20 \log(A_V) \approx 50 \text{ dB} \quad (2.15)$$

Po prepočte výsledku na decibely je získaná minimálna požadovaná hodnota zosilnenia chybového zosilňovača. Je potrebné však spomenúť fakt, že sa uvažovali iba systematické chyby v zjednodušenom výpočte. V reálnom návrhu budú na presnosť vplývať aj náhodné chyby. Preto je vhodné počítať s vyšším napäťovým zosilnením chybového zosilňovača, s rezervou približne 55 dB.

Odchýlkový zosilňovač by mal obsahovať iba jeden pól z dôvodu zjednodušenia stabilizácie celého napäťového regulátoru. Jednou z možných topológií je zložená

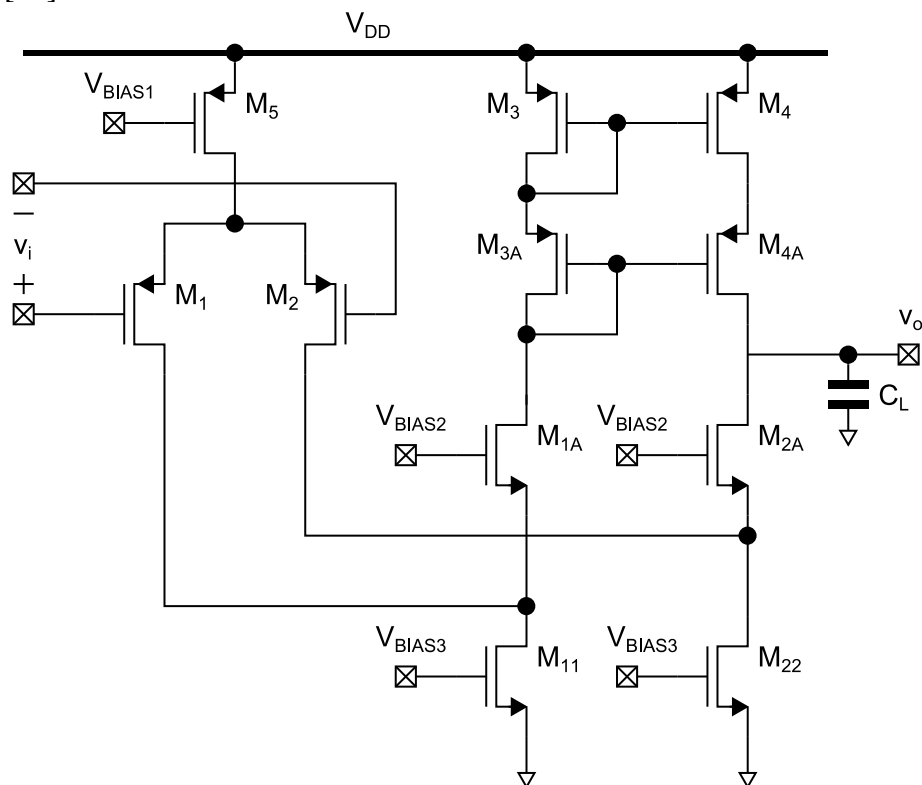
kaskóda. Je to pomerne jednoduché zapojenie, v ktorom sa dá dosiahnuť vysoké napäťové zosilnenie. Je dané vzťahom (2.16) [16], pričom transkonduktancia je určená ako transkonduktancia tranzistoru M_1 alebo M_2 (2.17) [16] a výstupný odpor je možné určiť podľa rovnice (2.18) [16].

$$A_v = G_m R_o [-] \quad (2.16)$$

$$G_m = g_{m1} = g_{m2} [A/V] \quad (2.17)$$

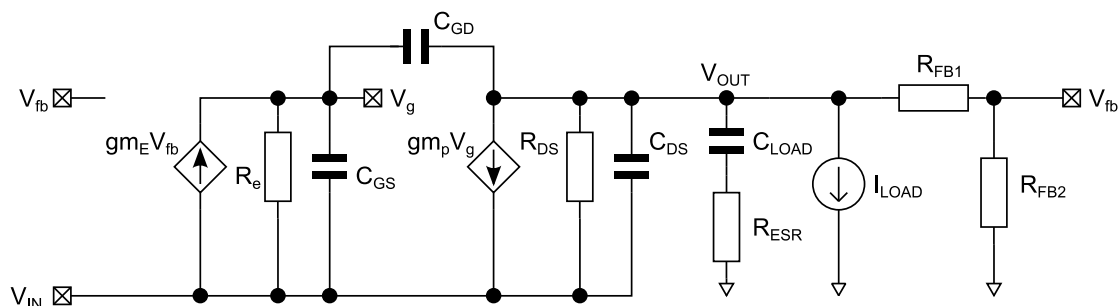
$$R_o \approx [g_{m2A} r_{o2A} (r_{o2} \parallel r_{o12})] \parallel [g_{m4A} r_{o4A} r_{o4}] [\Omega] \quad (2.18)$$

Veľkou výhodou zvolenej topológie je, že kapacita záťaže plní zároveň funkciu kompenzačnej kapacity a stabilizuje obvod. V prípade napäťového regulátoru bude odchýlkový zosilňovač stabilizovať kapacita P-MOS výkonového tranzistoru. Nevýhodou tejto topológie je väčší počet prúdových vetví, tzn. vyššia spotreba. Toto zapojenie má tiež vyšší náhodný ofset než napríklad jednoduchý diferenciálny pár s aktívnou záťažou. V zapojení jednoduchého diferenciálneho páru vplýva na ofset iba nerovnosť prúdov tohto P-MOS diferenciálneho páru a nerovnosť prúdov aktívnej záťaže respektíve N-MOS prúdového zrkadla. V zapojení zloženej kaskódy sa do celkového ofsetu prirátava v nekorelovanom súčte ešte nerovnosť prúdov P-MOS prúdového zrkadla [17].



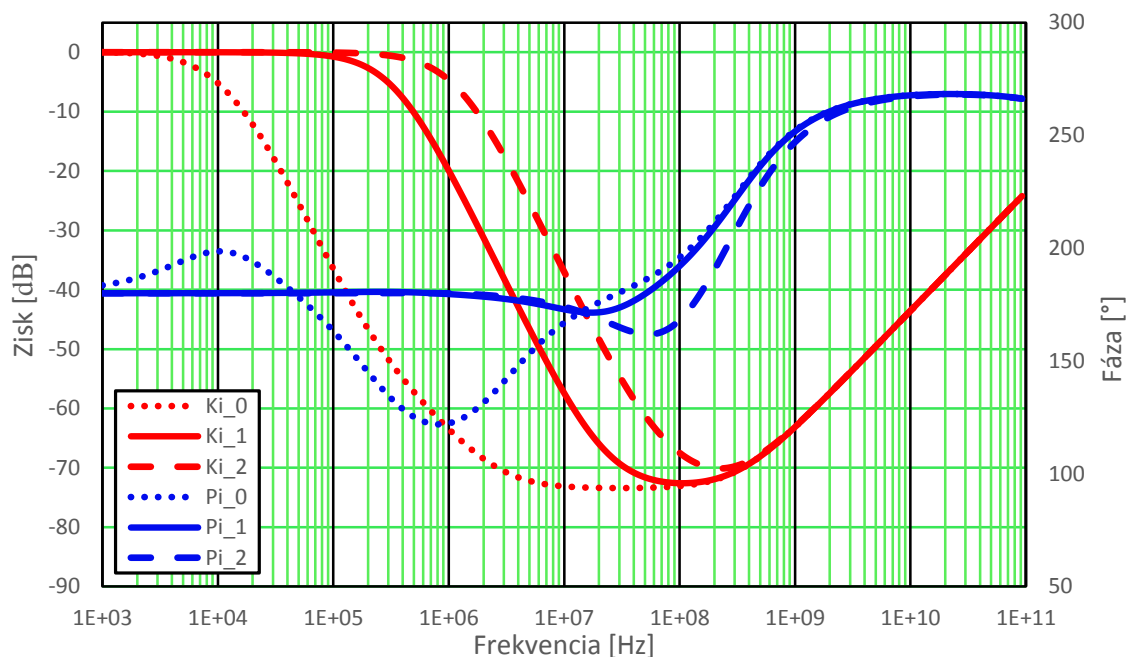
Obr. 2.7 Schéma zapojenia zloženej kaskódy (prevzaté z [15])

Medzná frekvencia odchyľkového zosilňovača GBW (*angl. GainBandWidth*) je obmedzená z dôvodu prenosu elektromagnetických emisií EME z výstupu regulátoru do napájania. Z obr. 1.8 vyplýva, že prenos rušenia cez P-MOS začína klesať od frekvencie 1 kHz. Medzná frekvencia odchyľkového zosilňovača preto musí byť rádovo v jednotkách kHz, aby sa dosiahlo čo najmenšieho ovplyvnenia frekvenčnej charakteristiky samotného P-MOSu. Pre analýzu vplyvu odchyľkového zosilňovača na útlm EME z výstupu regulátoru na vstup bol použitý zjednodušený malosignálový model obvodu na obr. 2.8, kde g_{mE} a R_e predstavujú transkonduktanciu a výstupný odpor odchyľkového zosilňovača.



Obr. 2.8 Malosignálový model navrhovaného regulátoru bez frekvenčnej kompenzácie pre analýzu EME vlastností

Pri skúmaní vplyvu odchyľkového zosilňovača bola modifikovaná hodnota transkonduktancie g_{mE} a tým aj hodnota medznej frekvencie odchyľkového zosilňovača GBW. Na obr. 2.9 sú 3 priebehy pre medzné frekvencie 32 kHz, 27 MHz a 333 MHz. Zo zobrazených priebehov vyplýva dôležitý fakt a síce, že v prípade nutnosti rýchlej odozvy obvodu na zmeny záťaže musí byť navrhnutý rýchly odchyľkový zosilňovač. Rýchly odchyľkový zosilňovač zároveň spôsobí nežiadúci prenos rýchlych prúdových zmien na vyšších frekvenciách z výstupu na vstup regulátoru. Použitím pomalej odozvy obvodu respektíve pomalšieho odchyľkového zosilňovača sa menej ovplyvní prenos rušenia. Pomalá odozva však spôsobí väčšie variácie výstupného napätia pri vysokofrekvenčných zmenách zaťažovacieho prúdu. Návrh je preto kompromisom medzi útlmom prenosu rušenia a rýchlosťou odozvy regulátoru.

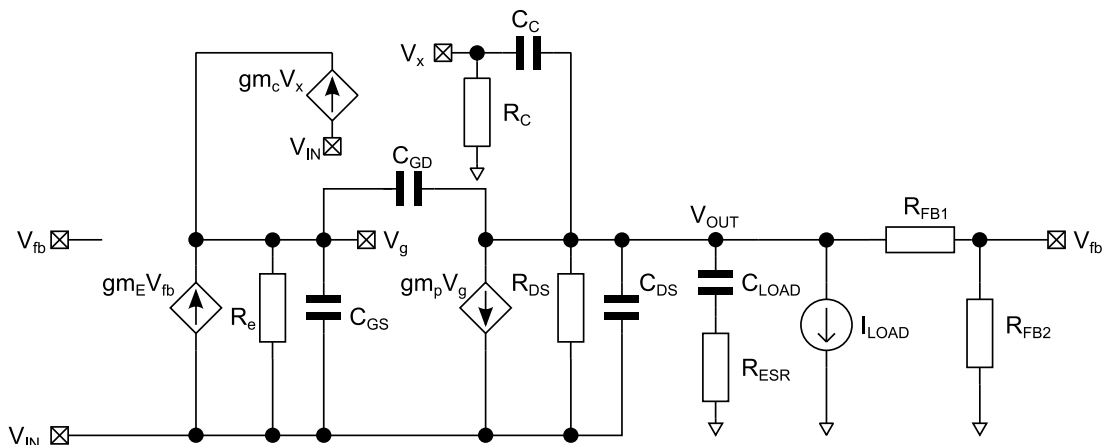


Obr. 2.9 Vplyv medznej frekvencie odchýlkového zosilňovača na EME vlastnosti obvodu s P-MOS regulačným členom pre hodnoty GBW {33 kHz, 27 MHz, 333 MHz}

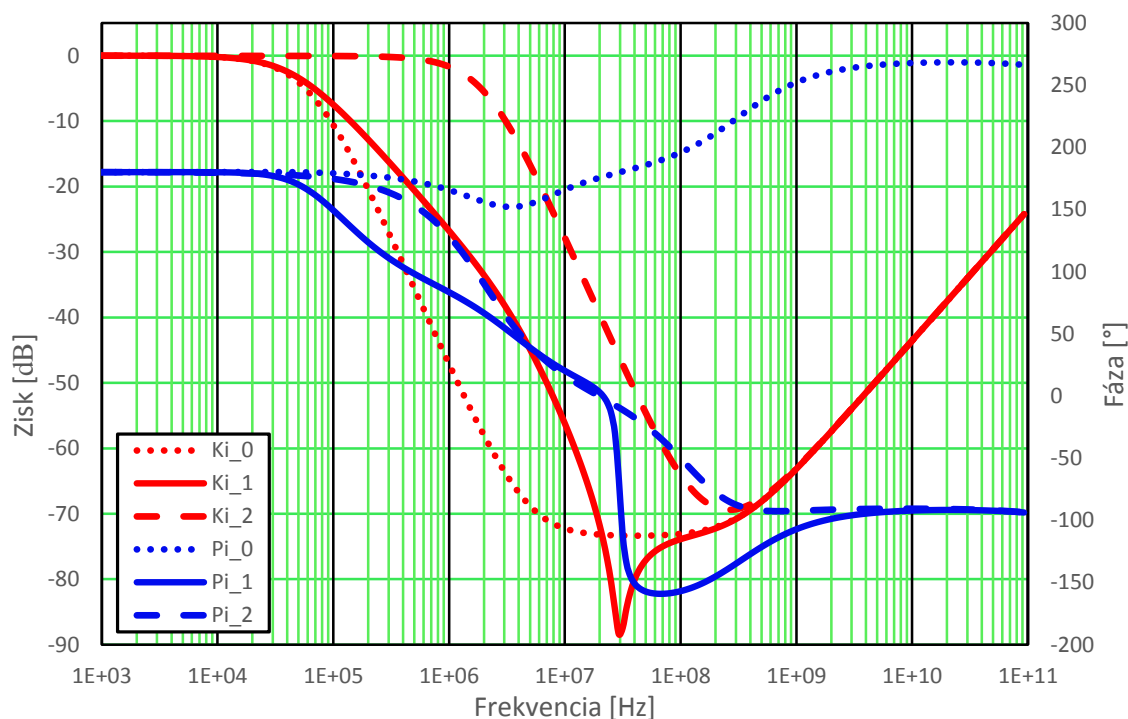
2.5 Kompenzácia obvodu

Pri výbere spôsobu kompenzácie je dôležitá jeho jednoduchosť a efektívnosť. Kompenzácia pomocou násobenia Millerovej kapacity prúdovým zosilňovačom sa javí ako vhodný kandidát. Poskytuje ľahký spôsob kompenzácie a zároveň zrýchľuje odozvu obvodu. Preto bude tento typ kompenzácie preskúmaný pri návrhu predloženého napäťového regulátoru.

Každý spôsob kompenzácie LDO regulátoru vytvára cestu pre prenos EME rušenia do vstupu regulátora podobne ako odchýlkový zosilňovač. Rýchla odozva obvodu nevyhnutne vedie k zhoršeniu EME vlastností, keďže sa vysokofrekvenčné rušenie dostáva na vstup regulátora. Pre analýzu vplyvu spätnej väzby na EME vlastnosti napäťového regulátoru opäť je použitý zjednodušený malosignálový model obvodu na obr. 2.10. Na obr. 2.11 je zobrazený graf vplyvu zosilnenia spätnej väzby na EME vlastnosti obvodu. Pre účely simulácie boli použité hodnoty transkonduktancie g_{mc} 10 μ S, 900 μ S a 20 mS.



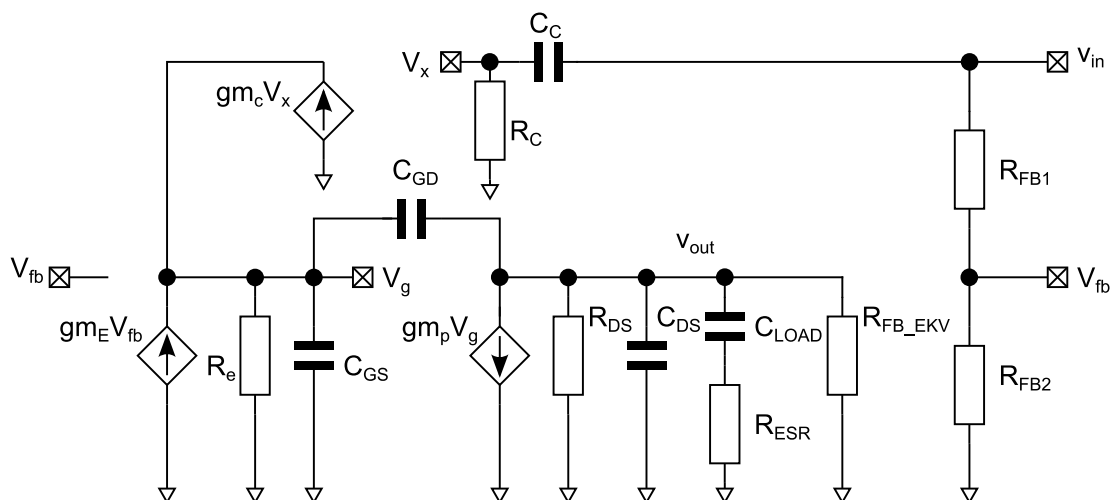
Obr. 2.10 Malosignálový model LDO napäťového regulátoru pre analýzu EME vlastností



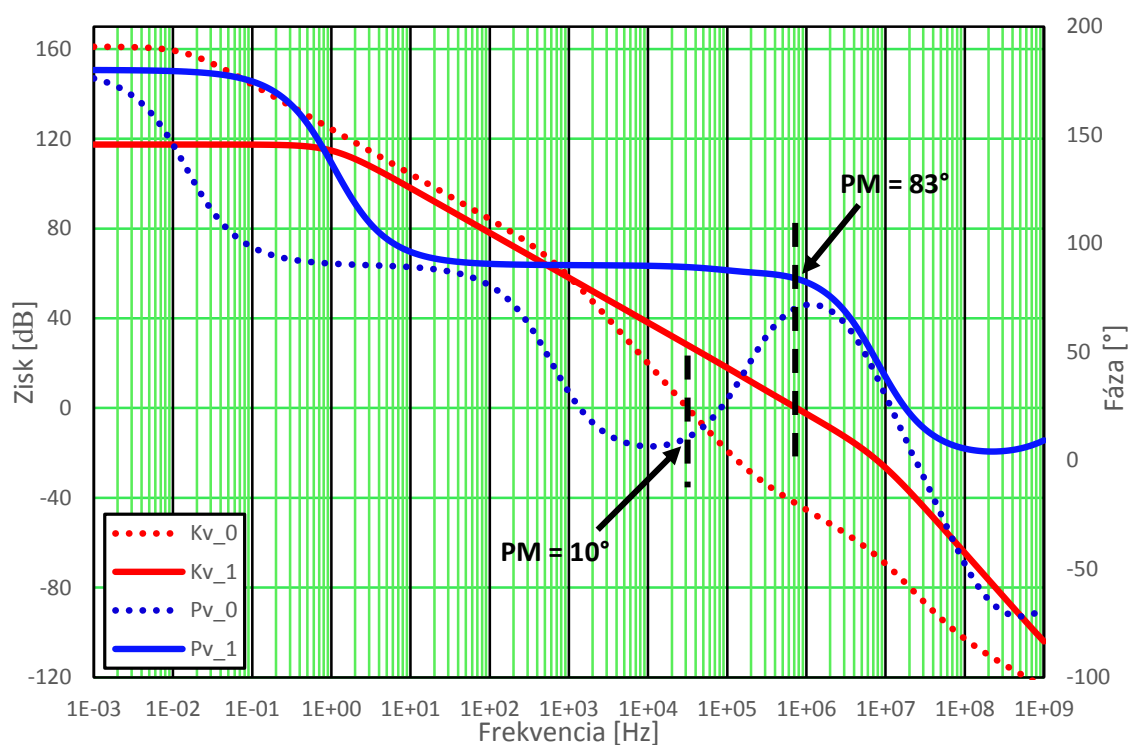
Obr. 2.11 Vplyv zosilnenia spätnej väzby na EME vlastnosti obvodu pre hodnoty g_m {10 μ S, 900 μ S, 20 mS}

Na obr. 2.13 je znázornená frekvenčná odozva zjednodušeného malosignálového modelu LDO regulátoru vrátane kompenzácie pre prúdovú záťaž 0 A a 20 mA. Malosignálový model LDO, podľa ktorého bol uskutočnený výpočet frekvenčnej odozvy je na obr. 2.12. Hodnoty jednotlivých prvkov použité vo výpočte programu Mathcad sú popísané v tab. 2.3. Z priebehu frekvenčnej odozvy je možné vidieť, že kompenzácia tohto typu nie je schopná stabilizovať obvod v celom rozsahu prúdovej spotreby. Veľký výstupný odpor P-MOS regulačného člena určil spolu so zaťažovacou kapacitou C_{LOAD} polohu nedominantného pólu približne na frekvencii 1 kHz pri minimálnom zaťažovacom prúde (čiarkované priebehy). So zvyšujúcim sa zaťažovacím prúdom klesá

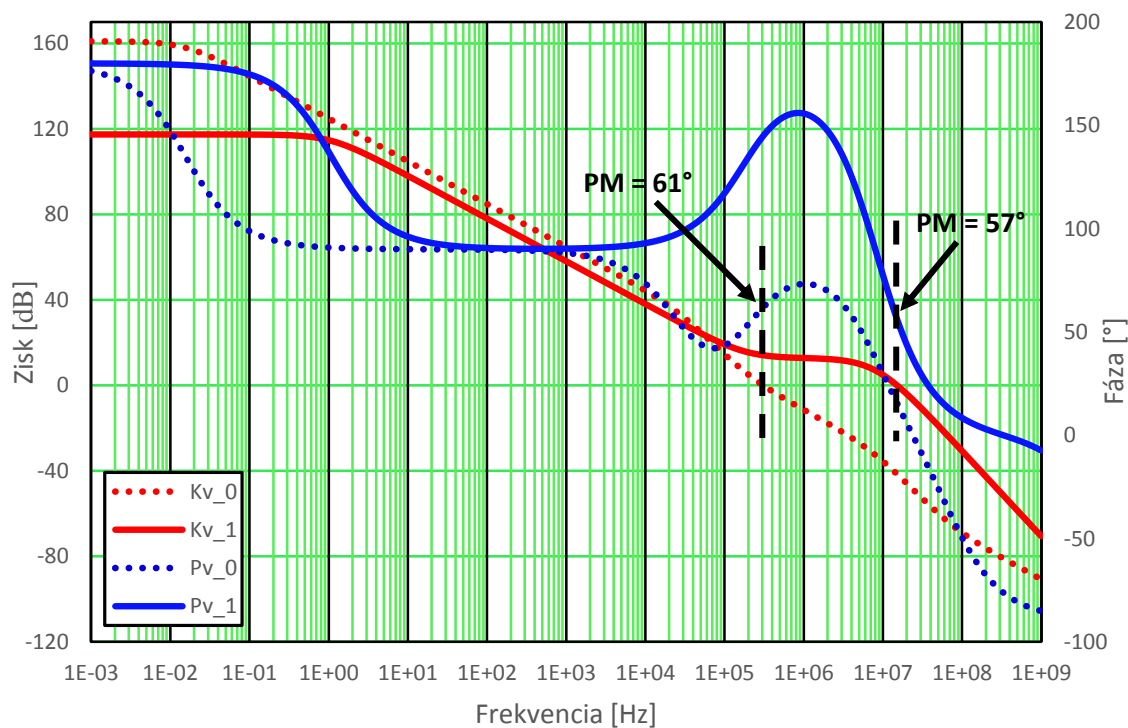
výstupný odpor regulačného člena a spôsobuje posun nedominantného pólu do vyšších frekvencií (nepretrušované priebehy). Poloha nuly, ktorá je vytvorená kompenzačným obvodom sa však neposúva vzhľadom na zaťažovací prúd a správne kompenzuje obvod iba pri maximálnej záťaži. Obvod je teda nestabilný pri minimálnom zaťažovacom prúde. Posunutie nuly do nižších frekvencií nie je vhodné vzhľadom na ďalšie parazitné póly nachádzajúce sa približne na frekvencii 10 MHz. Spôsob kompenzácie uvedený v [10] počíta s výstupnou kapacitou C_{LOAD} iba 100 pF. Kapacita napájaného digitálneho obvodu s ktorou je počítané v tomto návrhu je až 5 nF. Použitie C_{LOAD} s hodnotou 100 pF by spôsobilo posun nedominantného pólu na vyššie frekvencie, čím by bola zabezpečená stabilita aj pre minimálny zaťažovací prúd (obr. 2.14). Tento značný rozdiel v zaťažovacej kapacite medzi návrhom v [10] a týmto návrhom znemožňuje použitie takéhoto obvodového princípu pre kompenzáciu LDO regulátoru.



Obr. 2.12 Malosignálový model LDO s prerušenými slučkami spätných väzieb



Obr. 2.13 Frekvenčná odozva malosignálového modelu LDO na obr. 2.12 pre záťaž I_{LOAD} {0 A; 20 mA}

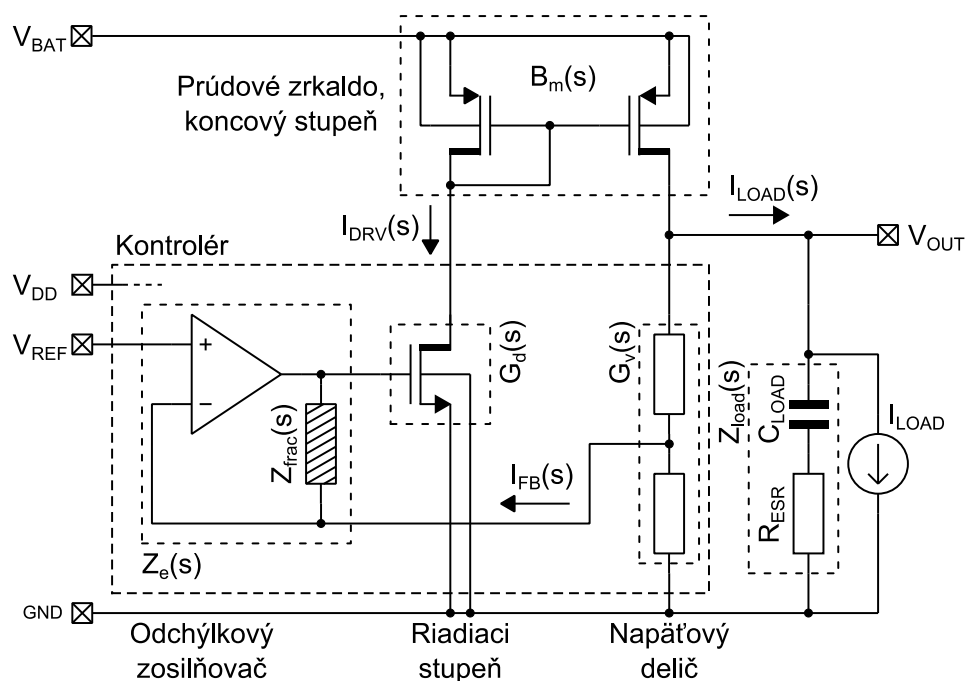


Obr. 2.14 Frekvenčná odozva malosignálového modelu LDO na obr. 2.12 pre záťaž I_{LOAD} {0 A; 20 mA} pri použití $C_{LOAD} = 100$ pF

Tab. 2.3 Hodnoty prvkov malosignálového modelu na obr. 2.12

Parameter	Skratka	Hodnota
Transkonduktancia odchýlkového zosilňovača	g_{m_E}	$7 \mu S$
Výstupný odpor odchýlkového zosilňovača	R_e	$900 M\Omega$
Zaťažovacia kapacita	C_{LOAD}	$5 nF$
Ekvivalentný sériový odpor	R_{ESR}	$10 m\Omega$
Kompenzačná kapacita	C_c	$80 pF$
Kompenzačný odpor	R_c	250Ω
Transkonduktancia kompenzačného zosilňovača	g_{m_c}	$200 \mu S$
Replika záťaže spätnej väzby	R_{FB_EKV}	$180 k\Omega$
Výstupný prúd	I_{LOAD}	$0, 20 mA$

Alternatívna kompenzačná metóda by mohla byť kompenzácia s impedanciou zlomkového rádu. Obvod na obr. 2.15 je vytvorený v prostredí Cadence Virtuoso a následne podrobený malosignálovej analýze v simulátore Spectre. Topológia obvodu je prevzatá z [14].



Obr. 2.15 Schéma navrhovaného LDO s kompenzáciou pomocou impedancie zlomkového rádu

Výstupný riadiaci prúd z kontroléra $I_{DRV}(s)$ je zosilnený koncovým stupňom/prúdovým zrkadlom na výstupný prúd do záťaže $I_{LOAD}(s)$. Riadiaci prúd $I_{DRV}(s)$ je generovaný riadiacim stupňom (N-MOS tranzistorom), ktorého hradlové napätie je kontrolované odchýlkovým zosilňovačom. Odchýlkový zosilňovač porovnáva referenčné napätie s napätím z rezistorového deliča a upravuje tak svoje výstupné napätie aby dosiahol napäťovú rovnováhu na jeho vstupoch. Zvýšenie jeho výstupného napätia spôsobí väčší prúd $I_{DRV}(s)$ čo spôsobí otvorenie PMOS tranzistorov v prúdovom zrkadle a teda zvýšenie výstupného napätia. Výstupné napätie podelené napäťovým deličom je privedené na vstup odchýlkového zosilňovača. Nízkonapäťové bloky ako je kontrolér sú napájané z nízkonapäťového zdroja V_{DD} (iný napäťový regulátor na čipe).

Pri návrhu RC rebríka je zvolená jeho impedancia $Z_{frac}(s)$ s rádom $\alpha = 0,5$ a zvlnením fáze $\Delta\phi_{frac} = 2,5^\circ$. Pomocou rovníc (2.19) až (2.21) [14] sú vypočítané hodnoty q_R a q_C .

$$q_R q_C \approx \frac{0,24}{1 + \Delta\phi} = \frac{0,24}{1 + 2,5} \doteq 0,0686 \quad (2.19)$$

$$q_R = 10^{\alpha \log_{10}(q_R q_C)} = 10^{0,5 \log_{10}(0,0686)} \doteq 0,262 \quad (2.20)$$

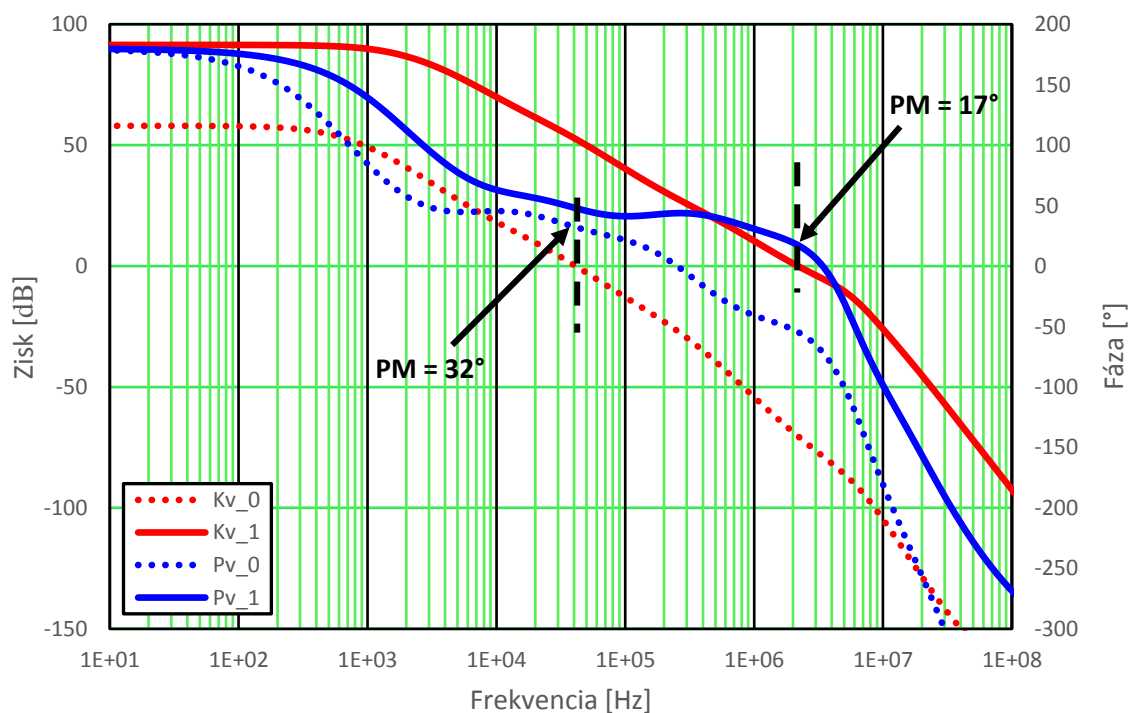
$$q_C = \frac{q_R q_C}{q_R} = \frac{0,0686}{0,262} \doteq 0,262 \quad (2.21)$$

Hodnoty jednotlivých častí RC rebríka sú následne vypočítané podľa rovníc (1.11) a (1.15). Zakončovací rezistor je navrhnutý podľa žiadanej jednosmernej transimpedancie $Z_e(s)$ operačného zosilňovača. Hodnoty navrhnuté a použité v simulátore sú v tab. 2.4.

AC analýza v simulátore Spectre bola uskutočnená pre minimálnu (0 A) a maximálnu (20 mA) záťaž. Výslednú frekvenčnú odozvu obvodu je možné vidieť na obr. 2.16. Bodkované charakteristiky predstavujú frekvenčnú odozvu pre minimálnu záťaž, plné čiary pre záťaž 20 mA. Na základe tejto frekvenčnej odozvy možno prehlásiť nestabilitu pri záťaži 20 mA. Dôvodom je výstupná kapacita C_{LOAD} . Viac detailov o použití tohto druhu kompenzácie s 50 nF externým kapacitorom je možné nájsť v [14]. V tomto návrhu je využívaná interná kapacita napájaného digitálneho obvodu na čipe s maximálnou hodnotou 5 nF. Výstupná kapacita, ktorá v tomto prípade definuje dominantný pól na výstupe LDO regulátoru musí byť aspoň 10-krát väčšia. Dosiahla by sa tak hodnota kapacity 50 nF použitá v [14], ktorá by posunula polohu dominantného pólu do dostatočne nízkych frekvencií pre zabezpečenie stability. Nastáva teda opačný problém, než v predchádzajúcom prípade kompenzácie násobením Millerovej kapacity, kde bola potrebná menšia hodnota zaťažovacej kapacity pre dosiahnutie stability.

Tab. 2.4 Hodnoty prvkov s použitím kompenzácie pomocou impedancie so zlomkovým rádcom v zapojení na obr. 2.15

Parameter	Skratka	Hodnota
Hodnoty jednotlivých prvkov RC rebríka na obr. 1.25b	R_{10L}	3,57 M Ω
	R_{100}	935 k Ω
	R_{101}	245 k Ω
	R_{102}	64 k Ω
	R_{103}	16 k Ω
	C_{100}	25 pF
	C_{101}	6,55 pF
	C_{102}	1,71 pF
DC transkonduktancia napäťového deliča	$G_v(0)$	5,56 μ S
	$G_d(0)$	4,24 mS
DC transkonduktancia riadiaceho stupňa ($I_{LOAD} = 20$ mA)	$G_d(0)$	4,24 mS
DC prúdový zisk koncového prúdového zrkadla	$B_m(0)$	20
Zaťažovacia kapacita	C_{LOAD}	5 nF
Ekvivalentný sériový odpor	R_{ESR}	10 m Ω



Obr. 2.16 Frekvenčná odozva obvodu na obr. 2.15 pre zaťažovací prúd $I_{LOAD} \{0 \text{ A}, 20 \text{ mA}\}$

Kompenzácia násobením Millerovej kapacity ako aj kompenzácia pomocou impedancie so zlomkovým rádom majú obmedzenia v zaťažovacej výstupnej kapacite, ktoré znemožňujú ich použitie pri návrhu LDO regulátoru s požiadavkami v tejto práci (tab. 2.1). Práca sa preto bude ďalej zaoberať návrhom napäťového regulátora s N-MOS regulačným členom, ktorého kompenzácia by mala byť jednoducho uskutočniteľná aj s ohľadom na požiadavky uvedené v zadaní práce. N-MOS tranzistor vykazuje podľa [2] horšie EME vlastnosti. Preskúmané budú možnosti vylepšenia EMC vlastností N-MOS tranzistora v napäťovom regulátore.

2.6 Návrh napäťového regulátora s N-MOS regulačným členom

Výpočet veľkosti N-MOS regulačného člena bude obdobný ako v prípade P-MOS člena (podkapitola 2.2). Rozdiel bude samozrejme v minimálnom nutnom úbytku napätia z napájania na výstup regulátora V_{DO} . V tomto prípade je potrebné pre úbytok napätia uvažovať saturačné napätie $V_{DSsat(RT)}$ riadiaceho tranzistora v súčte s hradlo-emitorovým napätím $V_{GS(RC)}$ regulačného člena (obr. 1.5).

Uvažovaný je napäťový priestor pre riadiaci tranzistor $V_{DSsat(RT)}$ o veľkosti 1 V. Pri minimálnom napájacom napätí z autobatérie $V_{BAT} = 4$ V môže byť na hradle regulačného člena napätie maximálne 3 V ($V_{BAT} - V_{DSsat(RT)}$). Výstupné napätie je regulované na 1,8 V, čo znamená, že napätie $V_{GS(RC)(max)} = 3 - 1,8 = 1,2$ V. Výsledné saturačné napätie regulačného člena je vypočítané zo známej rovnice (2.22) [12]. Následne je pre výpočet veľkosti tranzistora použitá rovnica (2.4).

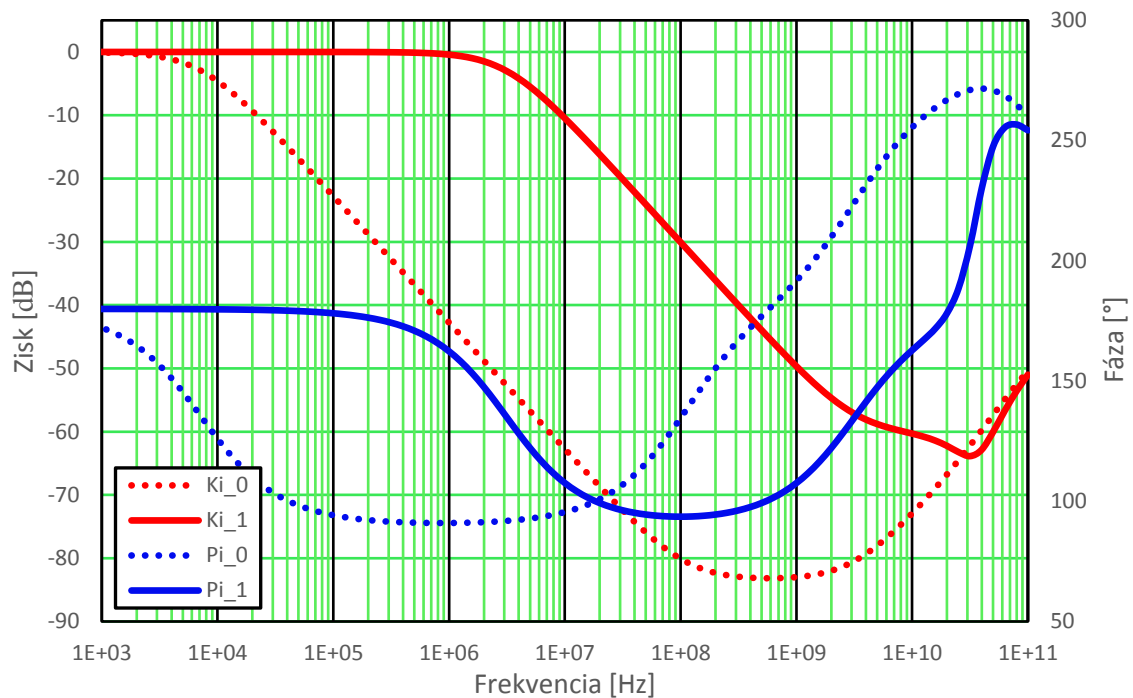
$$V_{DSsat} = V_{GS(RC)(max)} - V_{TH(max)} [V] \quad (2.22)$$

Opäť rovnakým spôsobom ako v podkapitole 2.2 sú zistené parazitné kapacity používaného modelu N-MOS regulačného člena v rôznych pracovných bodoch. Odsimulované hodnoty sú v tab. 2.5.

Tab. 2.5 Simulované hodnoty parazitných kapacít N-MOS výkonového tranzistora v rôznych pracovných bodoch

Pracovný bod		Simulované kapacity		
V_{IN} [V]	I_{OUT} [A]	C_{GS} [F]	C_{GD} [F]	C_{DS} [F]
4	10 μ	1,92 p	1,05 p	1,88 p
4	20,01 m	2,736 p	1,22 p	1,88 p
40	10 μ	2,08 p	282 f	323 f
40	20,01 m	2,91 p	282 f	337 f

Pri prúdovom odbere $10\ \mu\text{A}$ je transkonduktancia regulačného člena $g_{m_p} = 230\ \mu\text{S}$, pri odbere $20,01\ \text{mA}$ je transkonduktancia $g_{m_p} = 98,23\ \text{mS}$. Saturačné napätie sa pohybuje od $0,56\ \text{V}$ pri nízkom prúdovom odbere do $0,45\ \text{V}$ pri vysokom prúdovom odbere. Prenos elektromagnetického rušenia cez N-MOS tranzistor z výstupu (source) na vstup (drain) je analyzovaný malosignálovým modelom na obr. 1.9. Výsledok malosignálovej analýzy z programu Mathcad je zobrazený na obr. 2.17 pre prípad malej prúdovej spotreby $10\ \mu\text{A}$ (bodkované priebehy) a veľkej prúdovej spotreby $20,01\ \text{mA}$ (plné priebehy). Z priebehov vyplýva, že prúdová spotreba napájaného obvodu, respektíve transkonduktancia a výstupný odpor N-MOS tranzistora výrazne vplýva na prenos vysokofrekvenčného rušenia do napájania regulátoru.

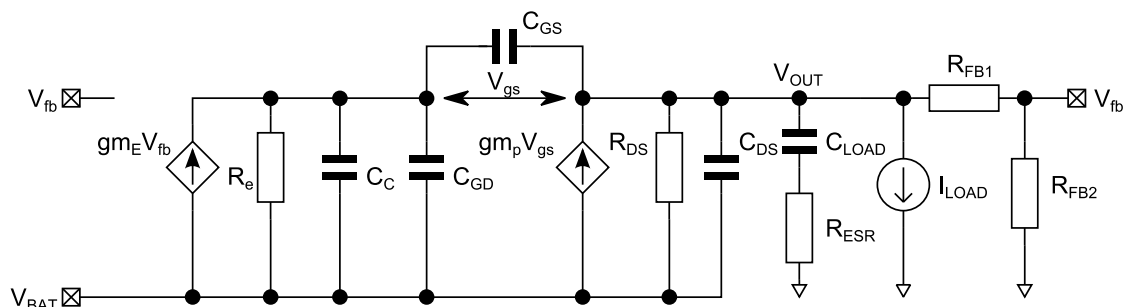


Obr. 2.17 Vplyv operačného bodu N-MOS tranzistora na prenos EME rušenia pre hodnoty odpovedajúce prúdu tranzistorom $\{10\ \mu\text{A}; 20,01\ \text{mA}\}$

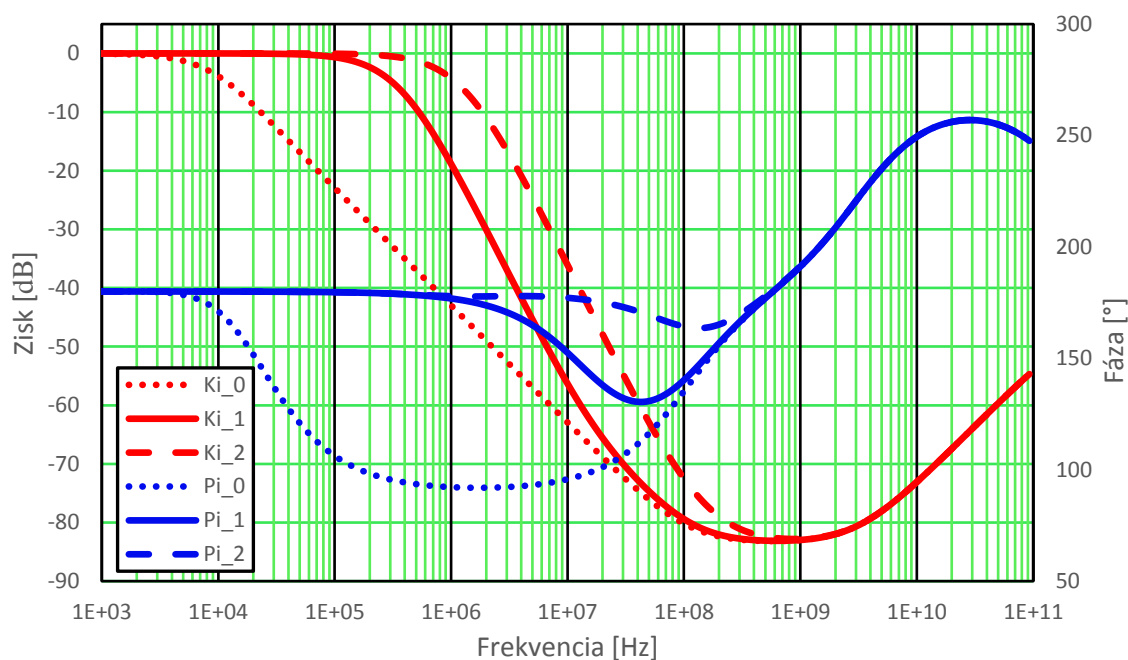
Zisk odchýlkového zosilňovača v oblasti nízkych frekvencií je vypočítaný rovnicou (2.23), ktorá vznikla dosadením do rovnice (2.13). Po prepočte na dB podľa rovnice (2.15) je minimálna požadovaná hodnota zisku operačného zosilňovača v napäťovom regulátore $50\ \text{dB}$. Keďže sú vo výpočte započítané iba systematické chyby je nevyhnutné navýšiť zisk o rezervu približne $5\ \text{dB}$.

$$A_v = \frac{\frac{20\text{m}}{\frac{121,5\text{k}}{58,5\text{k} + 121,5\text{k}} * 49,23\text{m}} + \frac{36}{\frac{121,5\text{k}}{58,5\text{k} + 121,5\text{k}}}}{0,1 * 1,8 - (0 + 5\text{m})} = 308 \quad (2.23)$$

Vplyv operačného zosilňovača na prenos rušenia je veľmi podobný ako v prípade použitia P-MOS regulačného člena. Ovplynvenie prenosu odchýlkovým zosilňovačom je overené pomocou zjednodušeného malosignálového modelu na obr. 2.18. Výsledná frekvenčná odozva obvodu je na obr. 2.19. Porovnaním charakteristík na obr. 2.19 a na obr. 2.8 sa zistilo, že pri použití rýchleho operačného zosilňovača sú charakteristiky rovnaké (rovnaká šírka pásma prenosu) a teda v konečnom dôsledku nezáleží na voľbe typu regulačného člena.



Obr. 2.18 Malosignálový model navrhovaného regulátoru pre skúmanie EME charakteristík

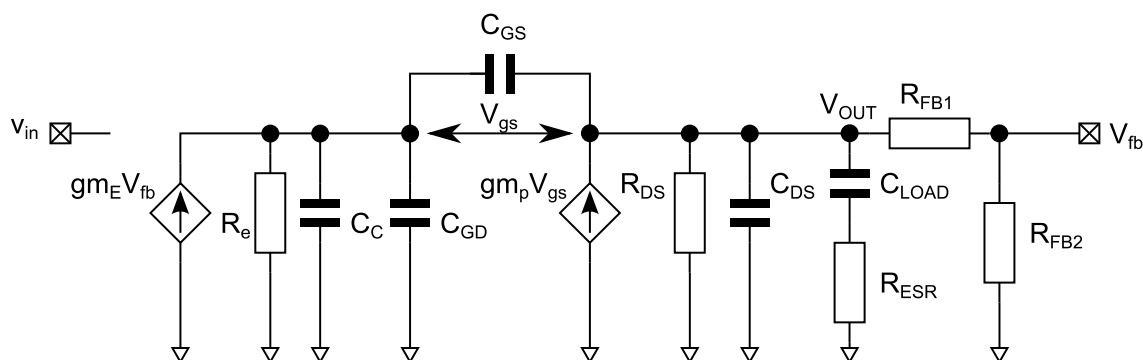


Obr. 2.19 Vplyv medznej frekvencie odchýlkového zosilňovača na EME vlastnosti obvodu s N-MOS regulačným členom pre hodnoty GBW {33 kHz, 27 MHz, 333 MHz}

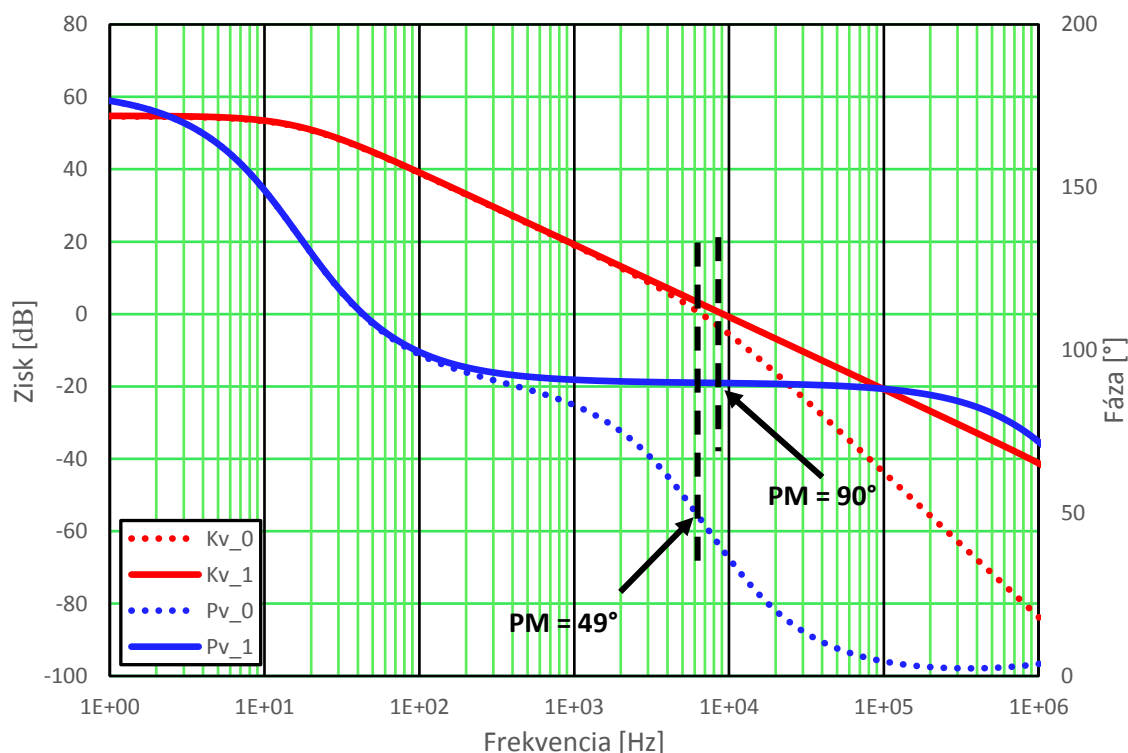
V predchádzajúcich návrhoch s P-MOS regulačným členom sa ukázalo, že zložená kaskóda obr. 2.7 nie je potrebná pre realizáciu požadovaného zosilnenia. Na dosiahnutie napäťového zosilnenia 55 dB postačuje použitie jednoduchého diferenciálneho páru s aktívnou záťažou. Obvod sa vyznačuje menším náhodným

ofsetom a menšou prúdovou spotrebou než zložená kaskóda z dôvodu menšieho počtu prúdových vetví.

Výsledný malosignálový model obvodu s kompenzačným kapacitorom C_C (obr. 2.20) je podrobený malosignálovej analýze frekvenčnej odozvy napäťového prenosu regulátoru. Hodnoty jednotlivých prvkov modelu, ktoré odpovedajú charakteristikám na obr. 2.21 sú zhrnuté v tab. 2.6. Tento návrh regulátoru s týmto typom kompenzácie je možné prehlásiť za stabilný. Fázová bezpečnosť PM je pri dolnej hranici prúdovej spotreby 49° . So zvyšujúcou sa záťažou sa zvyšuje aj fázová bezpečnosť až do maxima fázovej bezpečnosti 90° . Fázová bezpečnosť 49° je pre napäťový regulátor veľmi dobrá hodnota.



Obr. 2.20 Malosignálový model napäťového regulátoru s N-MOS regulačným členom



Obr. 2.21 Frekvenčná odozva malosignálového modelu na obr. 2.20 pre zaťažovací prúd I_{LOAD} {0 A, 20 mA}

Tab. 2.6 Hodnoty prvkov malosignálového modelu na obr. 2.20

Parameter	Skratka	Hodnota
Transkonduktancia odchýlkového zosilňovača	g_{m_E}	$5.5 \mu S$
Výstupný odpor odchýlkového zosilňovača	R_e	$100 M\Omega$
Zaťažovacia kapacita	C_{LOAD}	$5 nF$
Ekvivalentný sériový odpor	R_{ESR}	$10 m\Omega$
Kompenzačná kapacita	C_C	$95 pF$
Výstupný prúd	I_{LOAD}	$0, 20 mA$

Pre dosiahnutie takejto fázovej bezpečnosti je hodnota kompenzačnej kapacity $C_C = 95 pF$. Napriek tomu, že hodnota kapacity je v porovnaní s bežnými kapacitami implementovanými na čip (jednotky pF) pomerne veľká, môže byť dobre implementovaná ako MOS štruktúra. Zaťažovacia kapacita $5 nF$ môže byť v prípade menšieho napájaného digitálneho obvodu menšia. Dominantný pól je v tomto type kompenzácie na výstupe regulátoru, takže menšia hodnota zaťažovacej kapacity vylepšuje celkovú fázovú bezpečnosť a stabilitu regulátoru.

Odchýlkový zosilňovač má medznú frekvenciu $GBW = 9 kHz$. Vzhľadom na charakteristiky na obr. 2.17 a obr. 2.19 je zrejmé, že odchýlkový zosilňovač s medznou frekvenciou $GBW = 9 kHz$ pri prúdovej záťaži regulátora $20 mA$ nevplýva na prenos vysokofrekvenčného rušenia z výstupu na vstup regulátora. Spätná väzba N-MOS tranzistoru je v tomto prípade rýchlejšia než spätná väzba cez odchýlkový zosilňovač. Spôsob ako vylepšiť potlačenie rušenia je spomaliť túto spätnú väzbu a tak spomaliť celý regulátor.

Možným riešením je spomaliť prenos náboja z kompenzačného kapacitora C_C do kapacity C_{GS} pridaním rezistora. Rýchle zmeny výstupného prúdu spôsobujú kolísanie napätia na emitore (source). Vďaka zapojenému rezistoru medzi hradlom a kompenzačným kapacitorom sa spomalí prenos náboja a teda nabíjanie tranzistorovej kapacity C_{GS} . Hradlové napätie bude vo vysokých frekvenciách kopírovať zmeny napätia na emitore (source), vďaka pomalému nabíjaniu tranzistorovej kapacity C_{GS} cez rezistor. Vysokofrekvenčné zmeny zaťažovacieho prúdu a tomu odpovedajúce vysokofrekvenčné zmeny napätia na emitore (source) sa tak cez tranzistor so zapojeným hradlovým odporom lepšie potlačia.

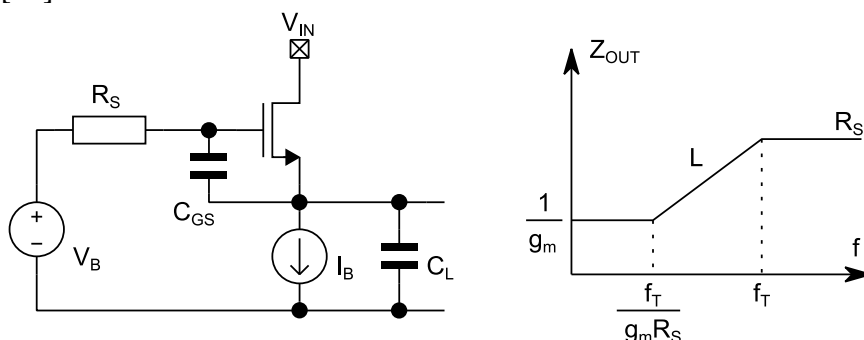
Výstupná impedancia má v zapojení s hradlovým rezistorom induktívny charakter (obr. 2.22) vo frekvenčnom rozsahu od $f_T/(g_m R_S)$ do f_T , pričom g_m je transkonduktancia tranzistoru a f_T je medzná frekvencia vypočítaná ako [18]

$$f_T = \frac{g_m}{2\pi C_{GS}} [Hz]. \quad (2.24)$$

Hodnota indukčnosti závisí na veľkosti použitého odporu R_S . Hodnotu ekvivalentnej indukčnosti je možné stanoviť ako [18]

$$L = \frac{R_S}{2\pi f_T} [H]. \quad (2.25)$$

Na nízkych frekvenciách má teda výstupná impedancia hodnotu $1/g_m$ a na vysokých frekvenciách, kedy sa kapacita C_{GS} chová ako skrat, je výstupná impedancia rovná hodnote R_S . Ak by bol R_S ekvivalentný výstupnej impedancii tranzistoru $1/g_m$, tak by mala výstupná impedancia odporový charakter až do oblastí veľmi vysokých frekvencií. Induktívny charakter impedancie sa teda dosiahne hodnotou R_S značne väčšou než $1/g_m$. [18]

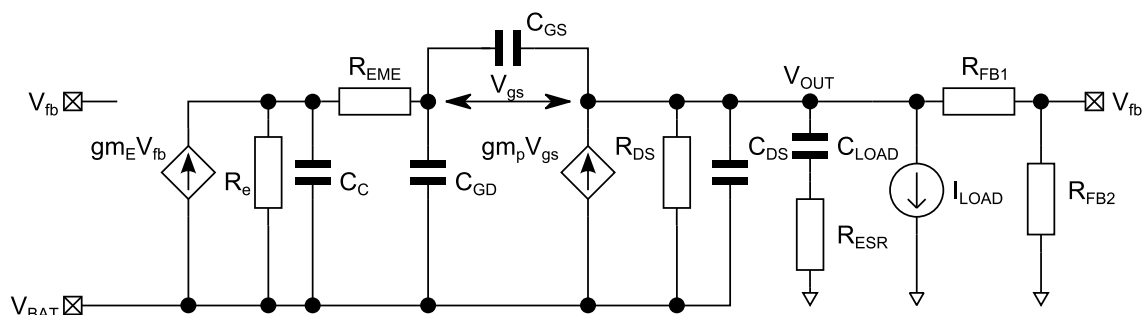


Obr. 2.22 Induktívny charakter zapojenia s hradlovým odporom (prevzaté z [18])

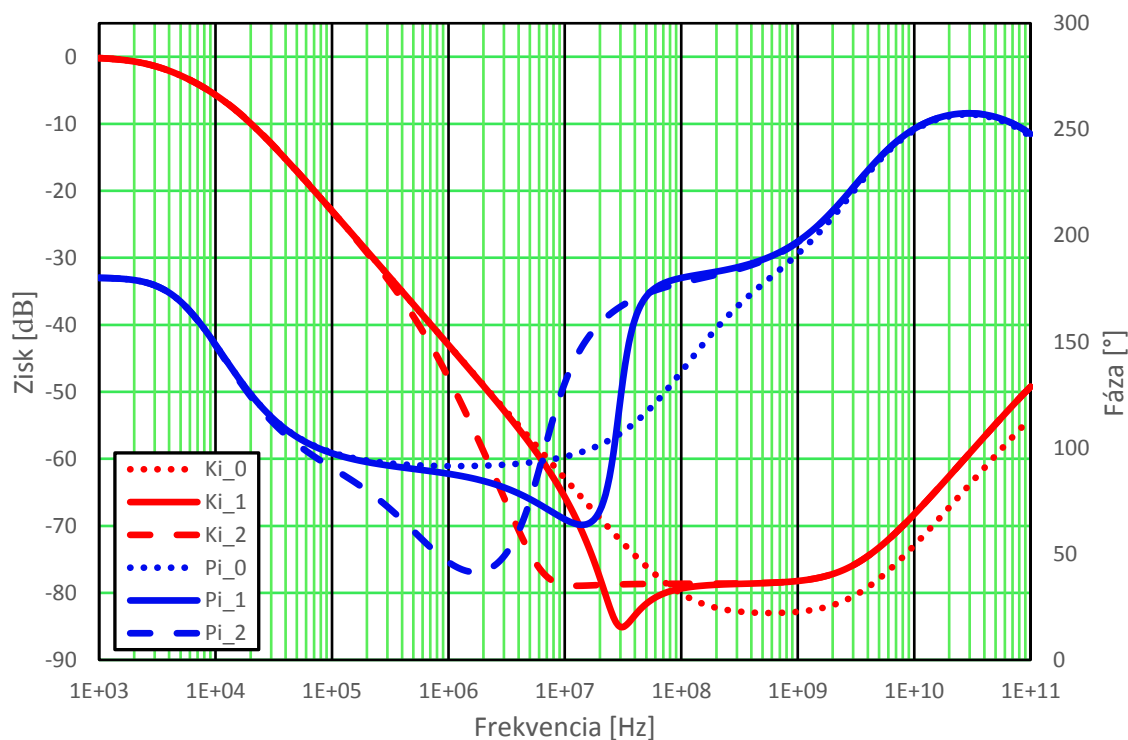
Uvedené tvrdenia boli overené na malosignálovom modeli pre analýzu EME charakteristík (obr. 2.23). Frekvenčná charakteristika prúdového prenosu je v programe Mathcad vypočítaná pre 3 hodnoty R_{EME} (0 Ω ; 5 k Ω ; 100 k Ω) a to pre minimálnu (obr. 2.24) a maximálnu (obr. 2.25) hodnotu zaťažovacieho prúdu. Od oblasti frekvencie 10 MHz je vidieť značné zlepšenie útlmu EME už pri použití R_{EME} s hodnotou 5 k Ω . Na frekvencii 100 MHz pri maximálnom prúdovom zaťažení je zlepšenie útlmu s 5 k Ω rezistorom o 17 dB. Odpovedá tomu aj výpočet (2.26) a (2.27) po dosadení vypočítaných a odsimulovaných parametrov regulačného člena do rovnice (2.24). Induktívny charakter má výstupná impedancia podľa výpočtu s $R_{EME} = 5$ k Ω vo frekvenčnom rozsahu od 11 MHz do 5,4 GHz.

$$f_T = \frac{98,23m}{2\pi \cdot 2,91p} = 5,372 \text{ GHz} \quad (2.26)$$

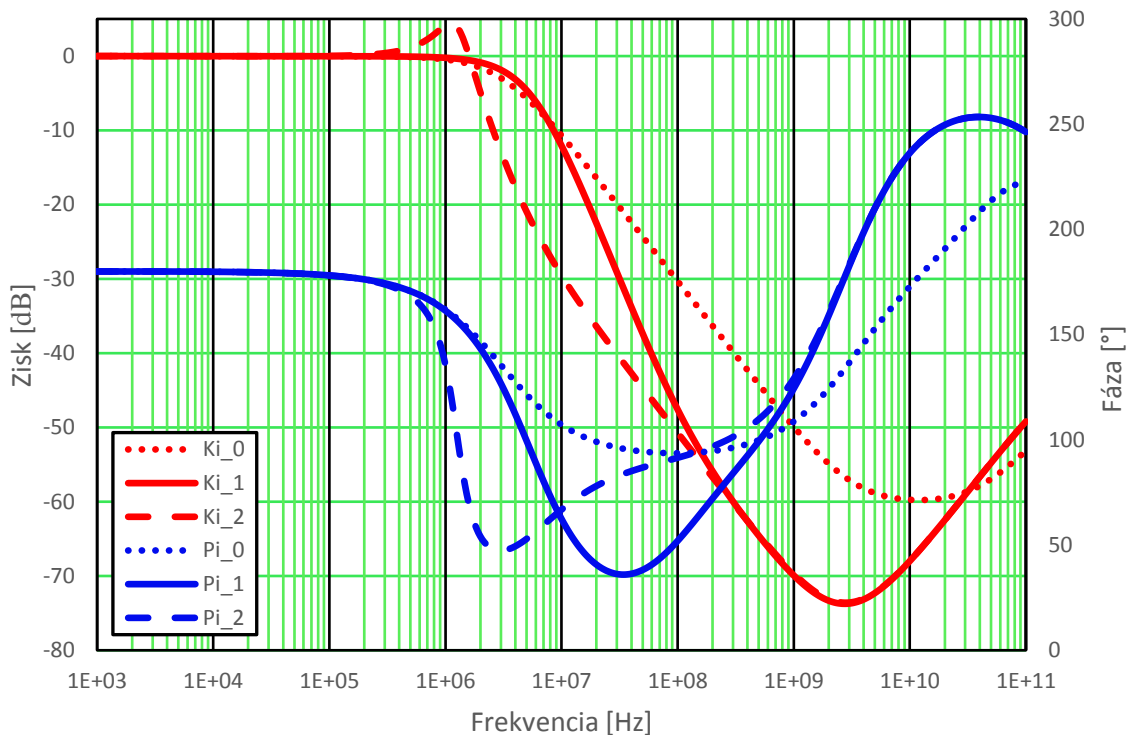
$$\frac{f_T}{g_m R_S} = \frac{5,372G}{98,23m \cdot 5k} \cong 11 \text{ MHz} \quad (2.27)$$



Obr. 2.23 Malosignálový model navrhovaného regulátoru pre analýzu EME charakteristík s pridaným R_{EME}



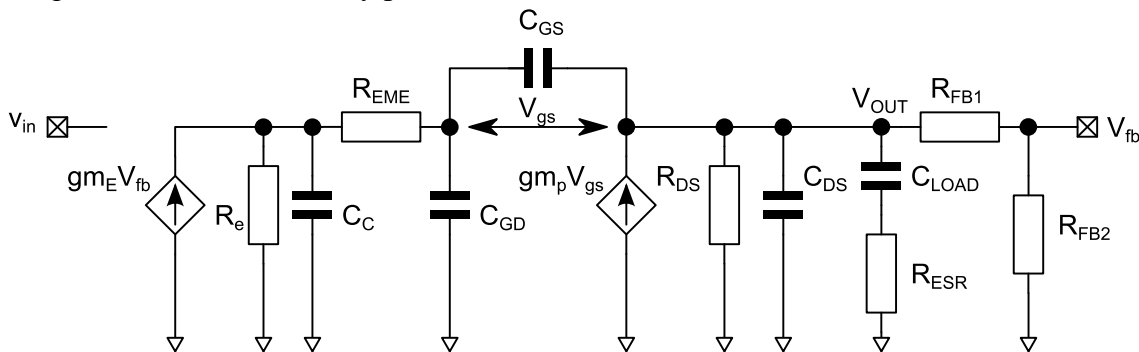
Obr. 2.24 Vplyv R_{EME} na EME vlastnosti regulátoru s N-MOS regulačným členom pre zaťažovací prúd $I_{LOAD} = 0$ A a pre hodnoty $R_{EME} \{0 \Omega; 5 \text{ k}\Omega; 100 \text{ k}\Omega\}$



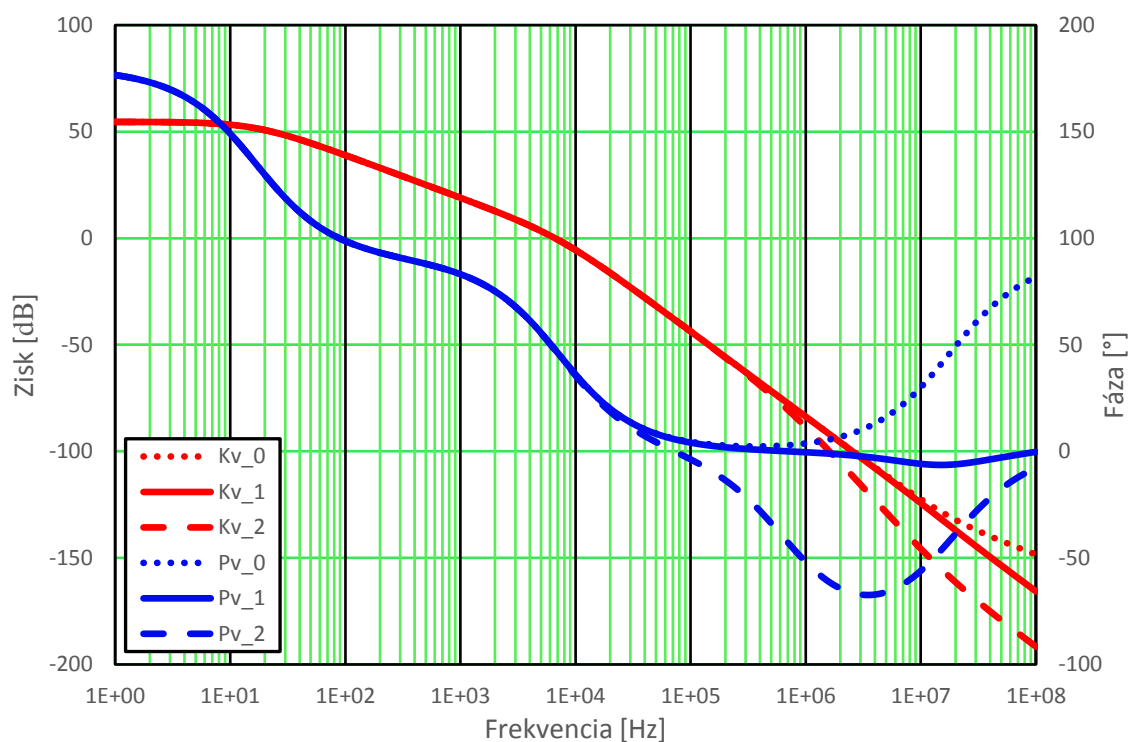
Obr. 2.25 Vplyv R_{EME} na EME vlastnosti regulátoru s N-MOS regulačným členom pre zaťažovací prúd $I_{LOAD} = 20 \text{ mA}$ a pre hodnoty $R_{EME} \{0 \Omega; 5 \text{ k}\Omega; 100 \text{ k}\Omega\}$

Keďže pridaný R_{EME} spomaľuje odozvu obvodu na rýchle časové zmeny výstupného zaťažovacieho prúdu je zrejmé, že by mal negatívne ovplyvniť napäťovú odozvu regulátora pri vysokofrekvenčných zmenách prúdu. Výsledná veľkosť použitého R_{EME} je tak kompromisom medzi získaným potlačením rušenia a veľkosťou špičiek výstupného napätia respektíve rýchlosťou regulátora.

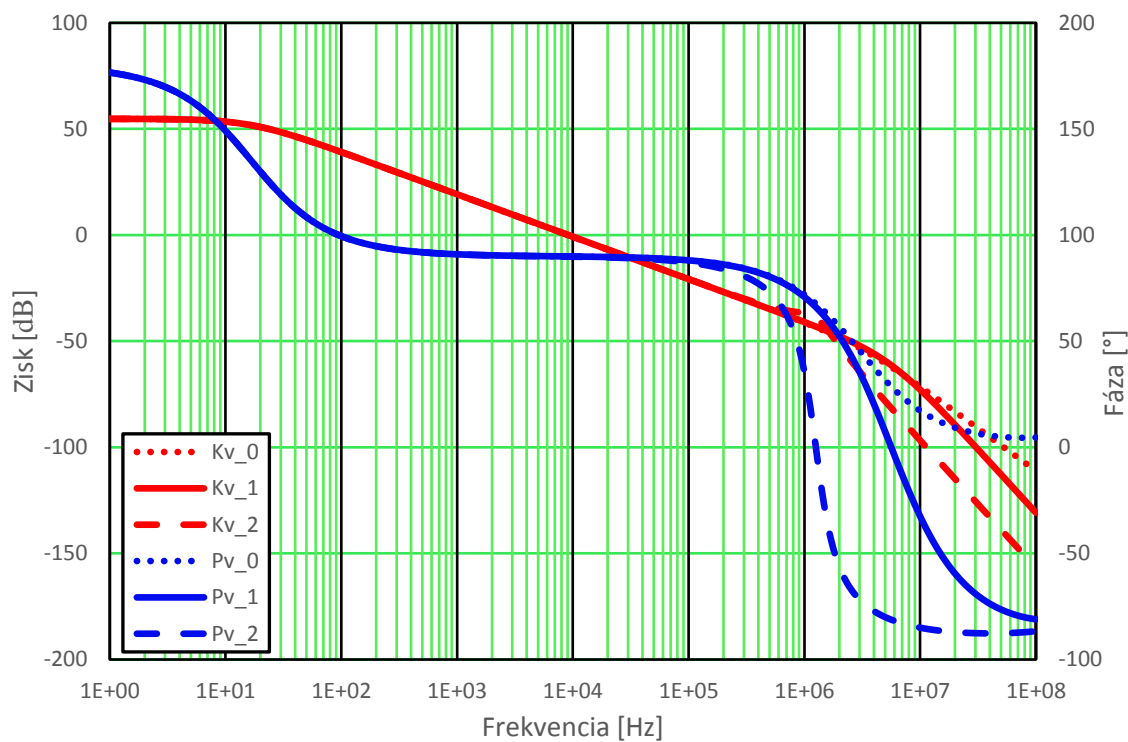
Pridaním R_{EME} je ovplyvnená aj celková stabilita regulátora. Malosignálový model obvodu je na obr. 2.26, frekvenčné charakteristiky sú na obr. 2.27 pre minimálnu a na obr. 2.28 pre maximálnu prúdovú záťaž. Zobrazené sú charakteristiky pre tri hodnoty odporu R_{EME} : 0Ω ; $5 \text{ k}\Omega$; $100 \text{ k}\Omega$. Zvolené hodnoty významne neovplyvňujú fázovú bezpečnosť a charakteristiky pod medznou frekvenciou GBW.



Obr. 2.26 Malosignálový model napäťového regulátora s N-MOS regulačným členom a pridaným R_{EME}



Obr. 2.27 Vplyv R_{EME} na frekvenčnú odozvu otvorenej slučky regulátoru s N-MOS regulačným členom pri zaťažovacom prúde $I_{LOAD} = 0$ A a pre hodnoty $R_{EME} \{0 \Omega; 5 \text{ k}\Omega; 100 \text{ k}\Omega\}$



Obr. 2.28 Vplyv R_{EME} na frekvenčnú odozvu otvorenej slučky regulátoru s N-MOS regulačným členom pri zaťažovacom prúde $I_{LOAD} = 0$ A a pre hodnoty $R_{EME} \{0 \Omega; 5 \text{ k}\Omega; 100 \text{ k}\Omega\}$

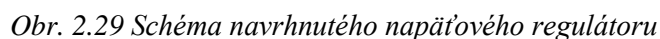
Návrh napäťového regulátoru s N-MOS regulačným členom sa javí ako jediné riešenie, ktoré splní všetky požiadavky uvedené v zadaní. Rýchlosť N-MOS tranzistora v zapojení sledovača umožňuje jednoduchší spôsob kompenzácie. Následné spomalenie tohto regulačného člena odporom umožňuje priblíženie sa ku EME charakteristikám podobným napäťovému regulátoru s P-MOS regulačným členom a rýchlou spätnou väzbou (obr. 2.11 a obr. 2.25). Výhodou „spomaleného“ N-MOS regulačného člena rezistorom, je možnosť prispôbiť hodnotu rezistora a teda potlačenia elektromagnetického rušenia podľa vplyvu veľkosti hodnoty rezistoru na stabilitu alebo časové zmeny výstupného napätia pri rýchlych zmenách odoberaného prúdu.

2.7 Návrh v prostredí Cadence Virtuoso

Vypočítané základné požiadavky jednotlivých častí napäťového regulátoru a zistené skutočnosti o vylepšení potlačenia elektromagnetického rušenia digitálneho obvodu boli prenesené do návrhu regulátora na tranzistorovej úrovni v prostredí programu Cadence Virtuoso. Do výsledného obvodového návrhu sú pridané ďalšie funkčné podobvody ako je napríklad prúdová limitácia alebo tranzistory na vypnutie regulátoru. Na základné výpočty veľkosti tranzistorov bola použitá rovnica pre prúd tranzistorom v saturácii (2.2), a rovnica pre výpočet transkonduktancie (2.28) [12].

$$gm = KP \frac{W}{L} (V_{GS} - V_{TH}) = \sqrt{2KP \frac{W}{L} I_D} = \frac{2I_D}{(V_{GS} - V_{TH})} [S] \quad (2.28)$$

Schéma výsledného navrhnutého obvodu je na obr. 2.29. Pre vysokonapäťové tranzistory (MP1, MP2, MN3, MN4, MS0, MDP) sú použité modely obsahujúce parazitné vlastnosti jednotlivých PN prechodov. Ostatné súčiastky majú parazitné diody pridané manuálne (nezakreslené na obr. 2.29). Celý obvod bude obsahovať celkovo 3 napäťové oblasti. V obvode sú rozpoznateľné podľa zapojenia bulk kontaktov. V spoločnej napäťovej oblasti pripojenej na napätie batérie sú tranzistory MP1-MP4, v ďalšej oblasti pripojenej na zem sú tranzistory MN1-MN4, MD1, MD2 a M5 a v napäťovej oblasti pripojenej na výstupné napätie V_{DD} sú tranzistory MS0, MS1 a MDP.



Prúd diferenciálnym párom určuje odpor RB. Vzhľadom na to, že referenčné napätie VBG je stabilné, pochádzajúce z „band-gap“ referencie a napätie V_{GS} tranzistora M3 je známe, prúd je možné určiť odporom RB, ktorého hodnota je vypočítaná ohmovým zákonom. Jeho hodnota je 285 k Ω pre prúd 1,6 μ A. Keďže je prúd diferenciálnym párom určený odporom, nie je nepotrebný presný a stabilný prúdový zdroj.

Tranzistor MDP je regulačným členom napäťového regulátoru a základnú spätnú väzbu tvoria odpory R_{FB1} a R_{FB2} .

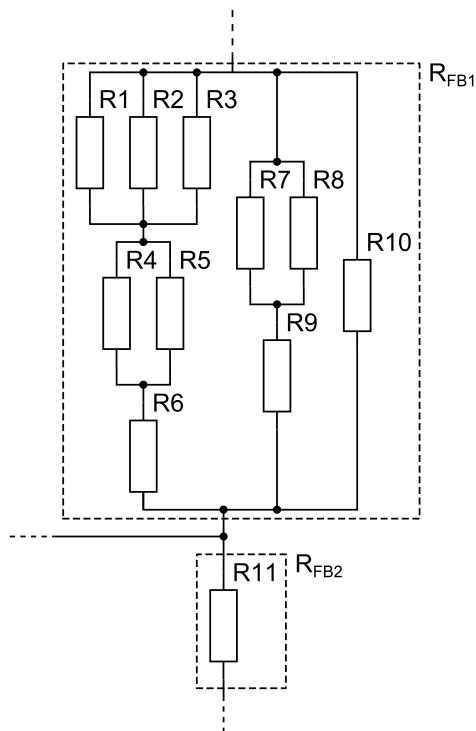
53

ktorom spôsobí úbytok napätia. Tento úbytok napätia na odpore otvára tranzistor MS1. Otvorený MS1 zatvára tranzistor MDP a tým udržuje maximálnu hodnotu prúdu cez tento tranzistor. Návrh tohto bloku začal od voľby replikovaného prúdu tranzistorom MS0. Podľa požadovaného prúdového obmedzenia (cca 60 mA) a prahového napätia tranzistoru MS1 je vypočítaný odpor RS0. Po odsimulovaní cez všetky procesné, teplotné, napäťové a prúdové rohové prípady je hodnota odporu upravená. Hodnota maximálneho prúdu sa mení aj o 100 mA vďaka vysokej teplotnej závislosti odporu. Pre menší vplyv tohto javu je vhodné navrhnuť odpor čo najmenší.

Tranzistor M5 slúži pre potlačenie veľkých napäťových špičiek pri dvojitom skoku záťaže, ako aj pre limitáciu minimálnej hodnoty hradlového napätia tranzistoru MDP. Pri rýchlom skoku prúdového odberu z vysokej hodnoty na nulovú sa nabije výstupná kapacita C_{LOAD} na vyššie napätie, než je požadované. Je to spôsobené pomalšou reakciou regulátoru. Výstupná kapacita sa môže vybíjať iba cez odporový delič R_{FB1} , R_{FB2} , ktorý je navrhnutý pre prúd 10 μA pri napätí 1,8 V. Veľká výstupná kapacita (5 nF) sa teda pomaly vybíja cez tento odporový delič. Počas vybíjania, je odchýlkový zosilňovač rozvážený a reguluje hradlové napätie MDP tak, aby sa tranzistor zatvoril. Napätie na hradle MDP bez tranzistoru M5 klesne až na hodnotu hlboko pod prahovým napätím skôr, než sa výstupný kondenzátor vybije na hodnotu 1,8 V. Nabitie parazitných kapacít MDP z hlbokého podprahového napätia na požadovanú hodnotu po vybití výstupného kondenzátoru má opäť isté časové oneskorenie. Oneskorená reakcia spôsobí ďalšie vybíjanie výstupného kondenzátoru pod požadované napätie a predĺži celkový čas ustálenia. S použitím tranzistora M5 sa pri regulácii hradlového napätia do nízkych hodnôt uzatvorí spätná väzba cez M5 a nedovolí hradlovému napätiu MDP klesnúť do nulovej hodnoty. Po vybití výstupného kondenzátoru C_{LOAD} na 1,8 V je reakcia regulátoru rýchlejšia.

M5 by mal mať pre správnu funkciu rovnaké alebo len trochu nižšie prahové napätie než MDP. Nízkonapäťový tranzistor M5 má však prahové napätie menšie až o približne 400 mV. Rozdiel je eliminovaný zapojením kontaktu bulk na zem, čo zvýši prahové napätie M5. Je však potrebné počítať s rozptylom prahového napätia cez rohové prípady.

Pre dobrý súbeh odporov je napäťový delič navrhnutý z jednotkových elementov (prvky s rovnakou hodnotou) [17]. Delič je pre rozptyl prahových napätí tranzistorov M5 a MDP upravený vo výslednom návrhu tak, aby výstupné napätie bolo v ideálnom prípade 1,765 V. Hodnota odporu R_{FB1} sa teda zmenila na 55 k Ω . Odporový delič s takými hodnotami je možné poskladať pomocou jedenástich 121,5 k Ω rezistorov (obr. 2.30).



Obr. 2.30 Odporový delič v spätnej väzbe zložený zo 121,5 k Ω rezistorov

Obvod obsahuje aj vypínacie tranzistory MD1, MD2. Po privedení napätia 3,3 V na PD pin, sa MD1 uzatvorí a znemožní pretekánie prúdu vetvami odchýlkového zosilňovača. MD2 sa otvorí a stiahne hradlové napätie MDP na zem. Zaručí sa tak stabilné vypnutie celého obvodu.

3 Výsledky simulácií

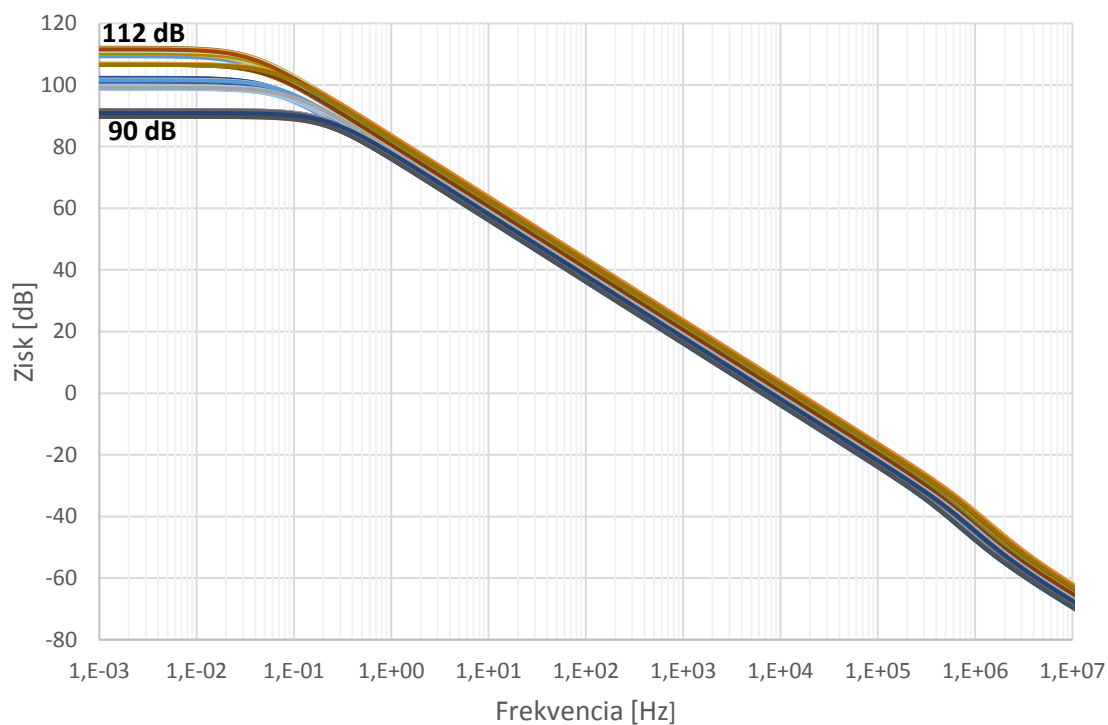
Simulácie navrhnutého obvodu sú uskutočnené v návrhovom prostredí Cadence Virtuoso pomocou simulátora Spectre. Hodnoty pre typickú simuláciu a základné overenie výpočtov sú: odoberaný prúd 10 mA, vstupné napätie 22 V, teplota 27 °C, napätie druhého regulátoru 3,3 V. Okrem simulácie pre typické hodnoty parametrov jednotlivých prvkov sú realizované aj simulácie v rohových prípadoch. Sú to rohové prípady odoberaného prúdu (0 mA a 20 mA), vstupného napätia (4 V a 40 V), teploty (-40 °C a 175 °C) a napätia druhého regulátoru (3,0 V a 3,6 V). Ďalej sú to procesné rohové prípady, ktoré sú modelované v technológii ON Semiconductor I4T. Technológia obsahuje rohové modely pre MOS tranzistory: FAST_5s (PMOS rýchly, NMOS rýchly), SLOW_5s (PMOS pomalý, NMOS pomalý), FN_SP_5s (PMOS pomalý, NMOS rýchly), SN_FP_5s (PMOS rýchly, NMOS pomalý). Odpory sú v technológii modelované pre dva rohové prípady a to LO_6s (minimálna možná hodnota) a HI_6s (maximálna možná hodnota). Vzhľadom na to, že rovnice pre ručné výpočty sú zjednodušené a technológia I4T má pomerne veľký rozptyl parametrov, sú veľkosti jednotlivých tranzistorov upravené podľa výsledkov simulácií. V práci sú uvádzané výsledné hodnoty a finálne grafické priebehy.

3.1 Frekvenčná analýza odchýlkového zosilňovača

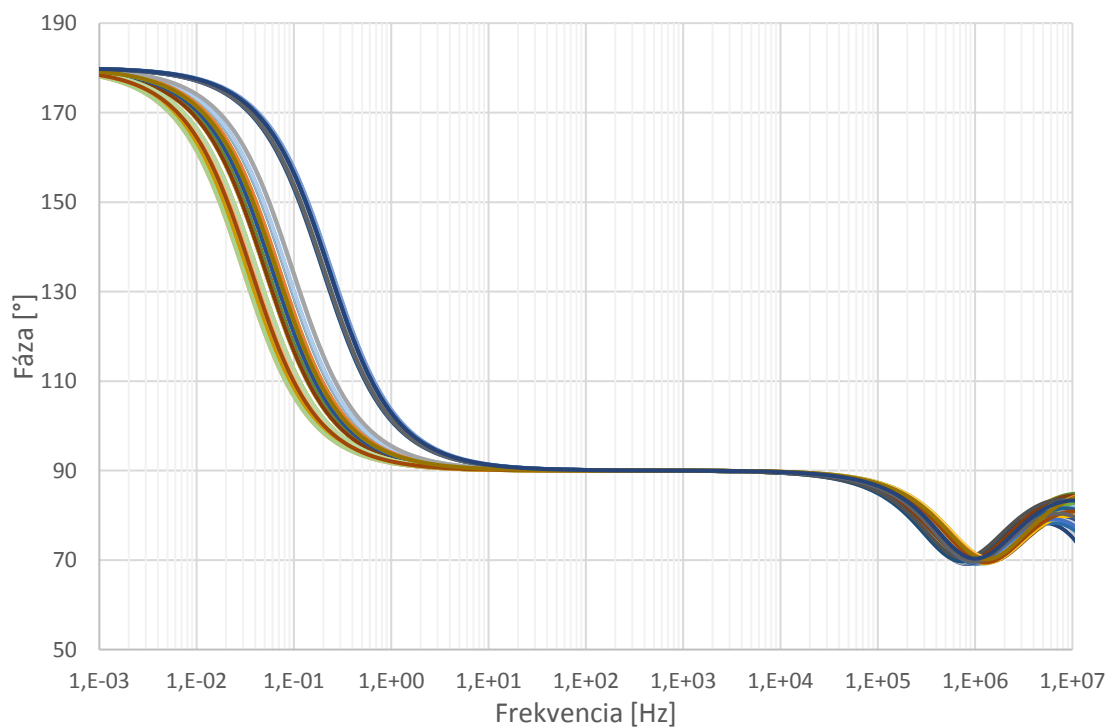
Frekvenčná analýza slúži na zistenie jednosmerného zisku a stability obvodu. Pre zistenie týchto parametrov odchýlkového zosilňovača bola spustená STB analýza. Táto analýza má výhodu oproti AC analýze, že nie je potrebné použiť takzvaný „AC killer“ v spätnej väzbe na odfiltrovanie striedavej zložky signálu a rovnako nie je potrebné replikovať impedanciu záťaž na výstupe. Pre správny výsledok postačuje zapojiť prúdovú sondu do miesta, kde rozpojí všetky spätné väzby.

Odchýlkový zosilňovač je simulovaný so zapojeným kompenzačným kondenzátorom $C_C = 90 \text{ pF}$. Spätná väzba je zapojená z výstupu zosilňovača cez prúdovú sondu a ideálny napäťový zdroj na hradlo MN4. Napäťový zdroj posúva výstupné napätie zosilňovača na hodnotu 2,5 V. Analýza je spustená vo všetkých rohových prípadoch. Výsledkom je frekvenčný priebeh decibelového zisku (obr. 3.1) a frekvenčný priebeh fáze (obr. 3.2). Zosilňovač obsahuje iba jeden pól a je stabilný s fázovou bezpečnosťou 90°. Jednosmerný zisk sa pohybuje od 90 dB do 112 dB. Tento zisk je dosiahnutý na veľmi nízkych frekvenciách a začína klesať už na hodnotách okolo 0,1 Hz. Minimálna potrebná hodnota zisku vypočítaná rovnicou je 50 dB. Táto hodnota je prekročená na frekvenciách okolo 20 Hz. Napäťový jednosmerný zisk je teda dosiahnutý veľkým

výstupným odporom a malou transkonduktanciou zosilňovača.



Obr. 3.1 Frekvenčná charakteristika decibelového zisku odchýlkového zosilňovača (všetky rohové prípady)



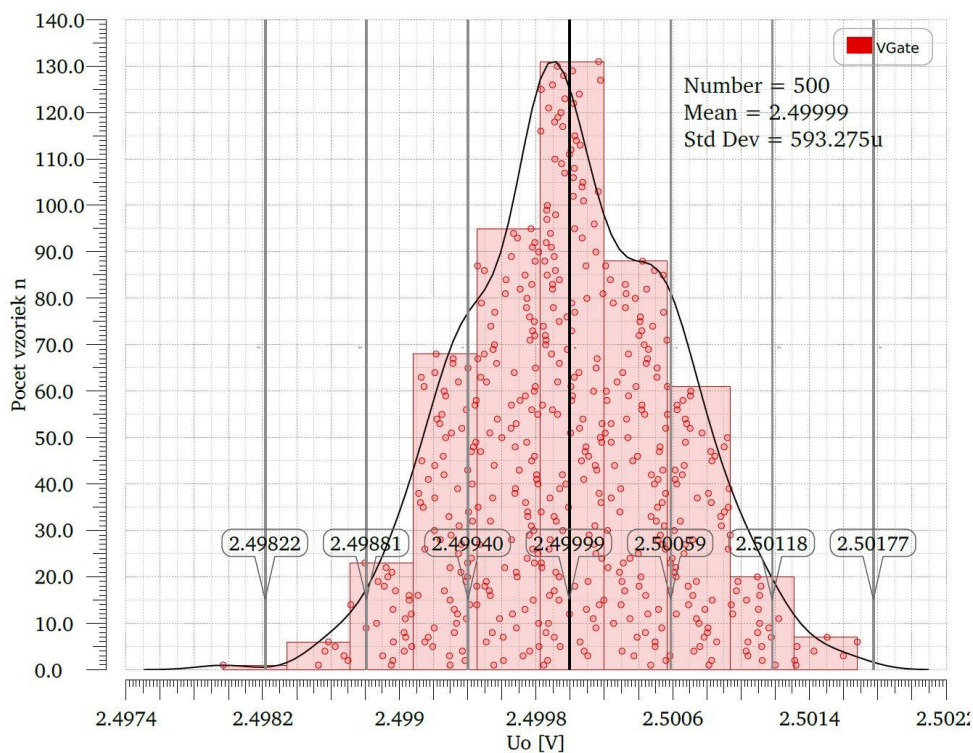
Obr. 3.2 Frekvenčná charakteristika fáze odchýlkového zosilňovača (všetky rohové prípady)

3.2 Simulácia napät'ovej nesymetrie odchýlkového zosilňovača

Systematická napät'ová nesymetria je určená presnosťou návrhu a je možné ju veľmi dobre eliminovať. Odsimulovať sa dá pomocou DC simulácie pracovného bodu. Náhodná nesymetria je daná výrobným procesom. Predísť jej môžeme veľkosťou tranzistorov ako aj správnym fyzickým rozložením tranzistorov na čipe. Zistiť ju je možné pomocou analýzy DCmatch alebo Monte Carlo. [18]

Návrh diferenciálneho páru s malou náhodnou nesymetriou znamená návrh tranzistorov s čo najmenším saturačným napätím. Naopak návrh prúdového zrkadla, pri ktorom je nutné dosiahnuť čo najmenšiu náhodnú nesymetriu, znamená návrh s čo najväčším saturačným napätím tranzistorov. [18]

Napät'ová nesymetria odchýlkového zosilňovača je odsimulovaná pomocou oboch spomenutých metód. Je použité rovnaké zapojenie (napät'ový sledovač) ako v predchádzajúcej podkapitole. Podľa DCmatch analýzy je náhodná napät'ová nesymetria zosilňovača $6\sigma_{U_o} = \pm 3,679 \text{ mV}$ so strednou hodnotou $U_o = 2,501 \text{ V}$. Najväčší príspevok majú tranzistory prúdového zrkadla MP3, MP4 a vysokonapät'ového zrkadla MP1, MP2. Monte Carlo analýza vypočítala náhodnú nesymetriu $6\sigma_{U_o} = \pm 3,560 \text{ mV}$ so strednou hodnotou $U_o = 2,49999 \text{ V}$. Najväčší príspevok majú aj podľa Monte Carlo analýzy prúdové zrkadlá. Výsledky sú zhrnuté v tab. 3.1. Histogram ako výstup z Monte Carlo analýzy je na obr. 3.3.



Obr. 3.3 Štatistické rozloženie napät'ovej nesymetrie operačného zosilňovača

Tab. 3.1 Hodnoty napät'ovej nesymetrie zosilňovača, porovnanie výsledkov dvoch analýz

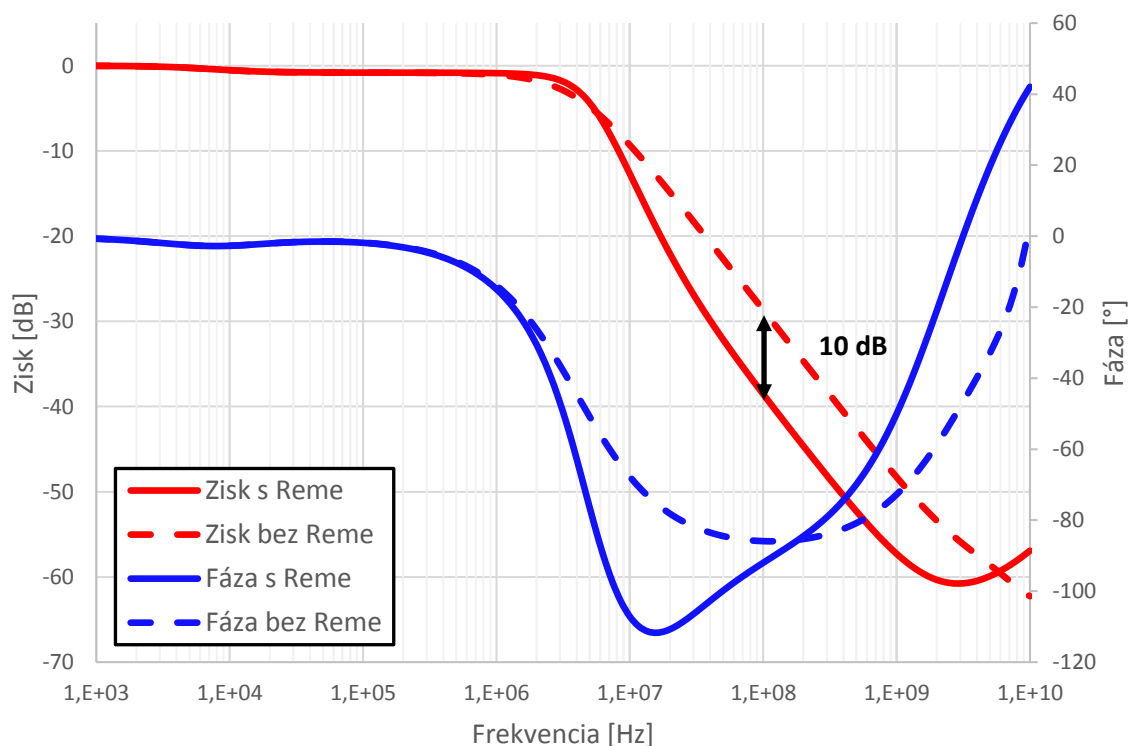
Analýza	Stredná hodnota U_o [V]	$6\sigma U_o$ [mV]
DCmatch	2,501	$\pm 3,679$
Monte Carlo	2,49999	$\pm 3,560$

3.3 Prenos elektromagnetických emisií napät'ovým regulátorom

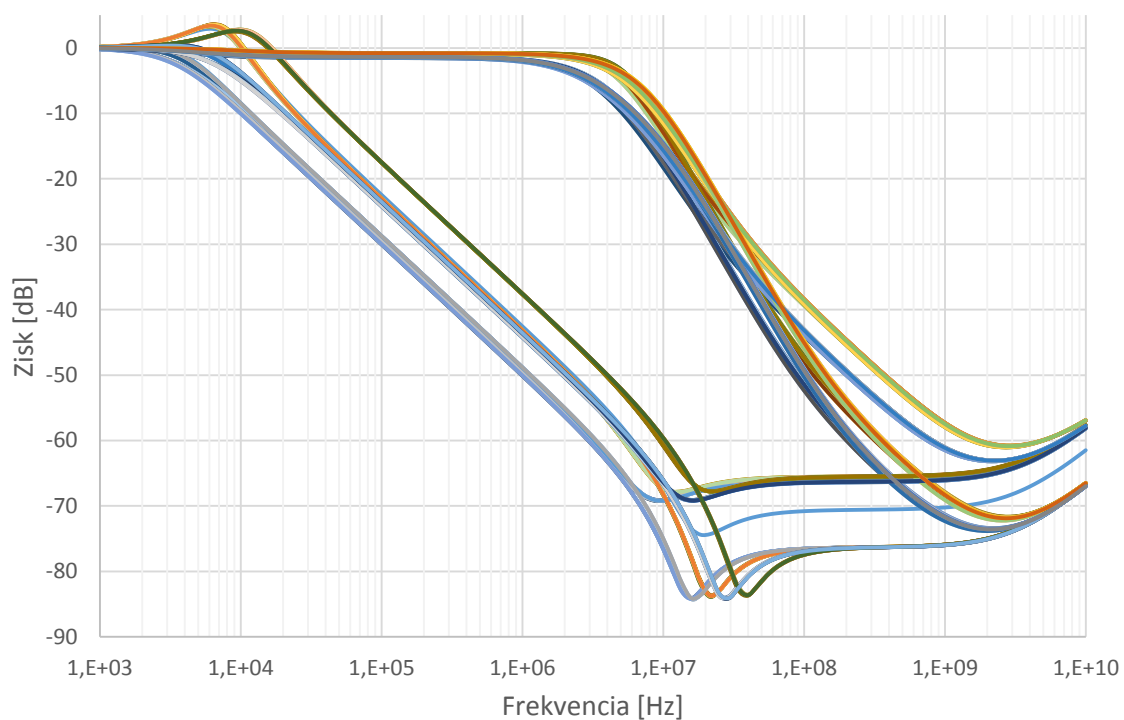
Dôležitým parametrom skúmaným v tejto práci sú elektromagnetické emisie a schopnosť regulátoru ich čo najviac potlačiť. Emisie sa šíria z vysokofrekvenčného digitálneho obvodu, ktorý je zdrojom rýchlych prúdových špičiek.

Na simuláciu prenosu elektromagnetických emisií je využitá AC analýza. Na výstupe regulátoru je prúdový AC zdroj, ktorý simuluje striedavú prúdovú záťaž. Sledovaný je striedavý prúd na Vbat svorke. Odsimulovaný je prenos vo všetkých rohových prípadoch. Najhorší prípad je zobrazený na obr. 3.4 pre nulovú hodnotu odporu R_{EME} a pre použitú hodnotu odporu 5 k Ω . S použitým odporom je vidieť zlepšenie útlmu na frekvencii 100 MHz o 10 dB. Výsledky simulácie všetkých rohových prípadov sú na obr. 3.5 a obr. 3.6.

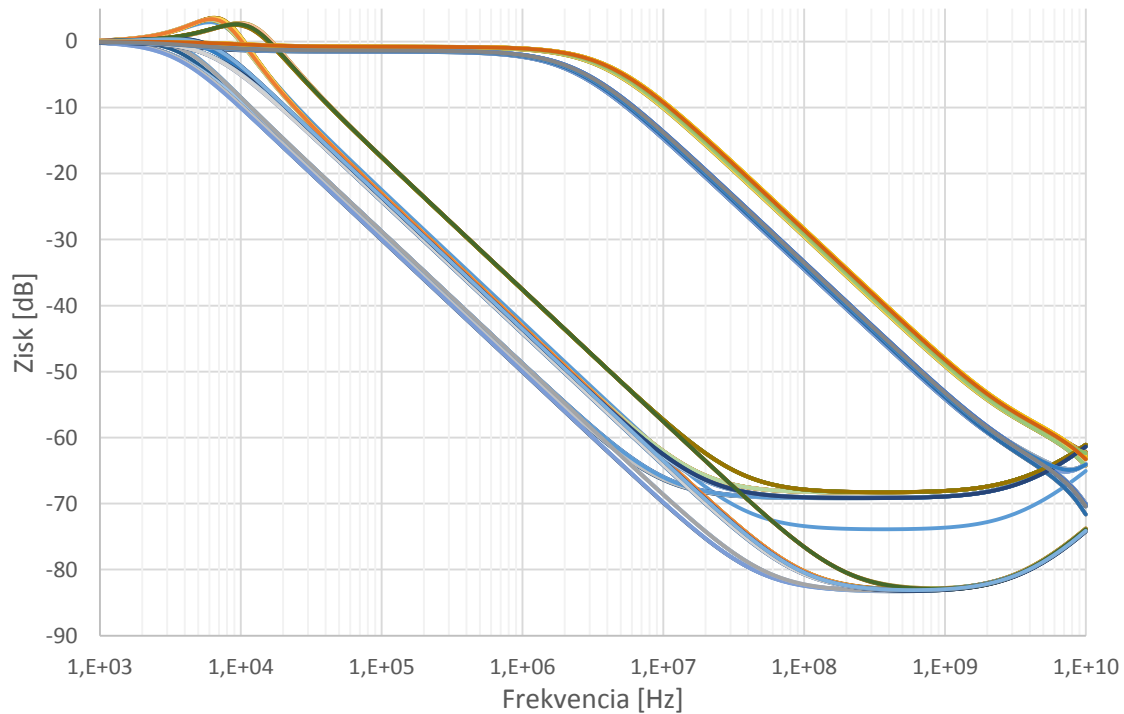
Zvýšenie odporu na dvojnásobnú hodnotu prinieslo ďalšie zlepšenie útlmu iba o 2 dB na frekvencii 20 MHz a žiadne zlepšenie na frekvencii 100 MHz. Ďalšie zvyšovanie hodnoty odporu sa preto považuje za neefektívne.



Obr. 3.4 Frekvenčná charakteristika prenosu elektromagnetických emisií finálneho obvodu pre hodnoty R_{EME} {0 Ω ; 5 k Ω } v najhoršom rohovom prípade



Obr. 3.5 Frekvenčná charakteristika elektromagnetických emisií finálneho obvodu s odporom $R_{EME} = 5 \text{ k}\Omega$ (všetky rohové prípady)



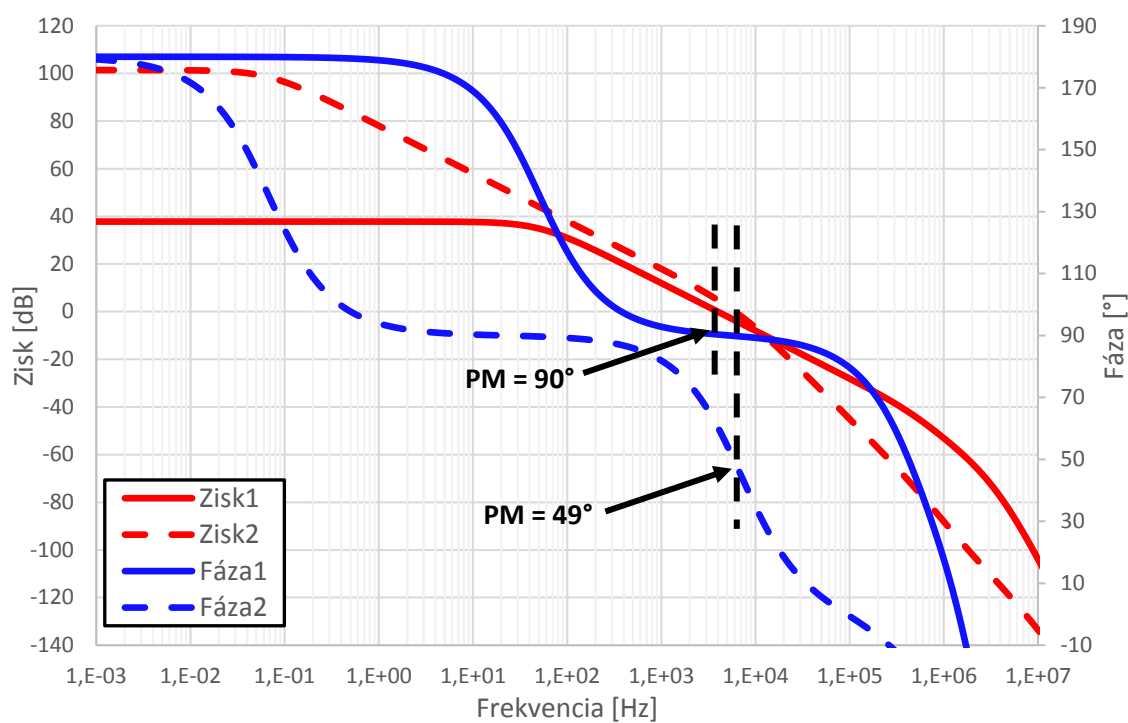
Obr. 3.6 Frekvenčná charakteristika elektromagnetických emisií finálneho obvodu bez odporu R_{EME} (všetky rohové prípady)

3.4 Frekvenčná analýza napät'ového regulátoru

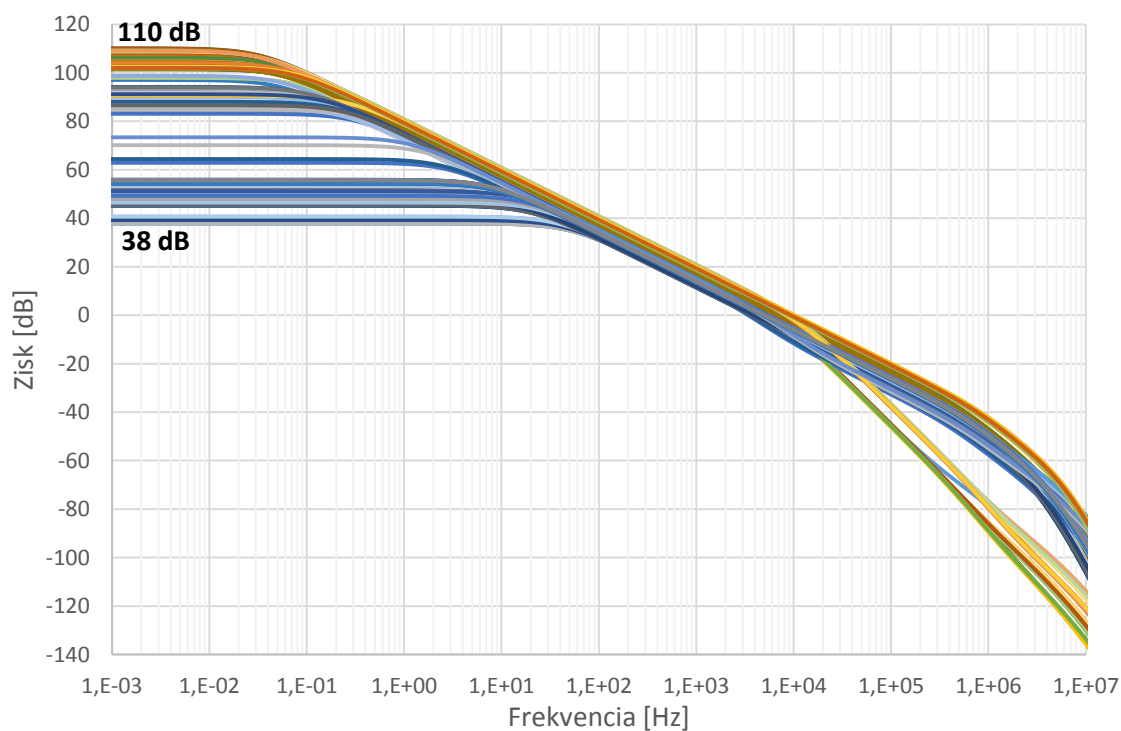
Frekvenčnou analýzou otvorenej slučky napät'ového regulátoru je overená jeho stabilita a maximálny jednosmerný zisk. Použitá je STB analýza rovnako ako v prípade odchýlkového zosilňovača. Spätná väzba pre striedavý signál je prerušená za spätnoväzbovým deličom (pred vstupom do hradla tranzistora odchýlkového zosilňovača MN4).

Jednosmerný DC zisk alebo zisk v nízkych frekvenciách by mal byť v rovnaký ako to je v prípade zisku odchýlkového zosilňovača. Regulačný člen je v zapojení so spoločným kolektorom (emitorový sledovač) a teda celý zisk je tvorený iba odchýlkovým zosilňovačom. Výsledok STB analýzy v rohových prípadoch na obr. 3.8 ukázal výsledok, kde DC zisk klesá až na 38 dB. Je to spôsobené prúdovou limitáciou obvodu (MS0, MS1, RS0), ktorej spätná väzba nie je pre frekvenčnú analýzu odpojená. Veľký procesný a teplotný rozptyl odporu RS0 spôsobuje zmeny výstupného odporu tranzistoru MS1 a ovplyvňuje tak výstupný odpor zosilňovača. Výsledkom je zníženie napät'ového zisku v nízkych frekvenciách, pričom fázová bezpečnosť a stabilita regulátoru je neovplyvnená. Ďalej na DC zisk a výstupný odpor zosilňovača vplyvajú vysokonapät'ové tranzistory MN1 a MN2, ktoré sa v ôsmych prípadoch dostávajú do lineárneho režimu. Keďže tieto tranzistory slúžia len na napät'ové prispôsobenie pre diferenčný pár, nízke napätie V_{DS} na týchto tranzistoroch nevadí. Celkové zníženie výstupného odporu zosilňovača nie je problémom pre správnu funkciu regulátoru.

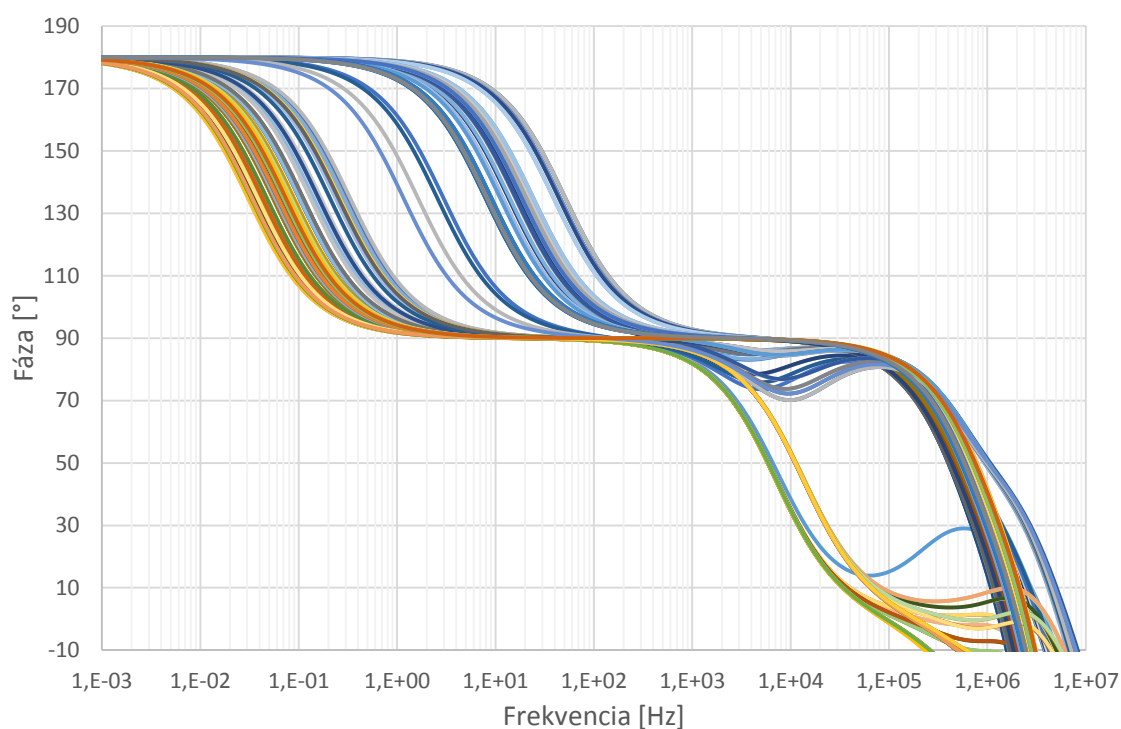
Obvod je podľa frekvenčnej analýzy stabilný. Fázová bezpečnosť je v rohových prípadoch 49° a 90° (obr. 3.7). Priebeh fáze vo všetkých prípadoch je na obr. 3.9.



Obr. 3.7 Frekvenčná charakteristika zisku a fáze otvorenej slučky napäťového regulátoru (rohové prípady fázovej bezpečnosti)



Obr. 3.8 Frekvenčná charakteristika zisku otvorenej slučky napäťového regulátoru (všetky rohové prípady)



Obr. 3.9 Frekvenčná charakteristika fáze otvorenej slučky napätového regulátoru (všetky rohové prípady)

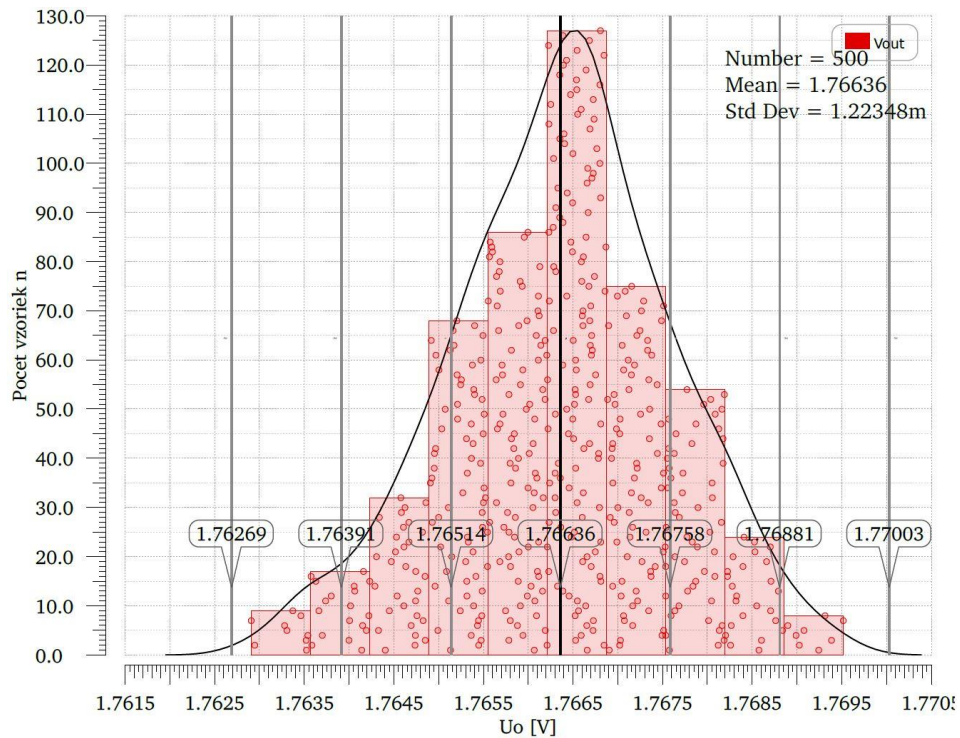
3.5 Simulácia napätovej nesymetrie regulátoru

Rovnako ako v prípade odchýlkového zosilňovača, je spustená DCmatch a Monte Carlo analýza na finálny obvod napätového regulátoru.

Podľa DCmatch analýzy je náhodná napätová nesymetria regulátoru $6\sigma_{U_0} = \pm 7,344$ mV so strednou hodnotou $U_0 = 1,767$ V. Monte Carlo analýza vypočítala náhodnú nesymetriu $6\sigma_{U_0} = \pm 7,341$ mV so strednou hodnotou $U_0 = 1,341$ V. Na zvýšení náhodnej napätovej nesymetrie sa podieľajú rezistory v odporovom deliči. Najväčší príspevok má odpor R11 a tranzistory prúdového zrkadla MP3, MP4. Výsledky sú zhrnuté v tab. 3.2. Histogram ako výstup z Monte Carlo analýzy je na obr. 3.10.

Tab. 3.2 Napätová nesymetria regulátoru, porovnanie výsledkov dvoch analýz

Analýza	Stredná hodnota U_0 [V]	$6\sigma_{U_0}$ [mV]
DCmatch	1,767	$\pm 7,344$
Monte Carlo	1,766	$\pm 7,341$



Obr. 3.10 Štatistické rozloženie napät'ovej nesymetrie regulátoru

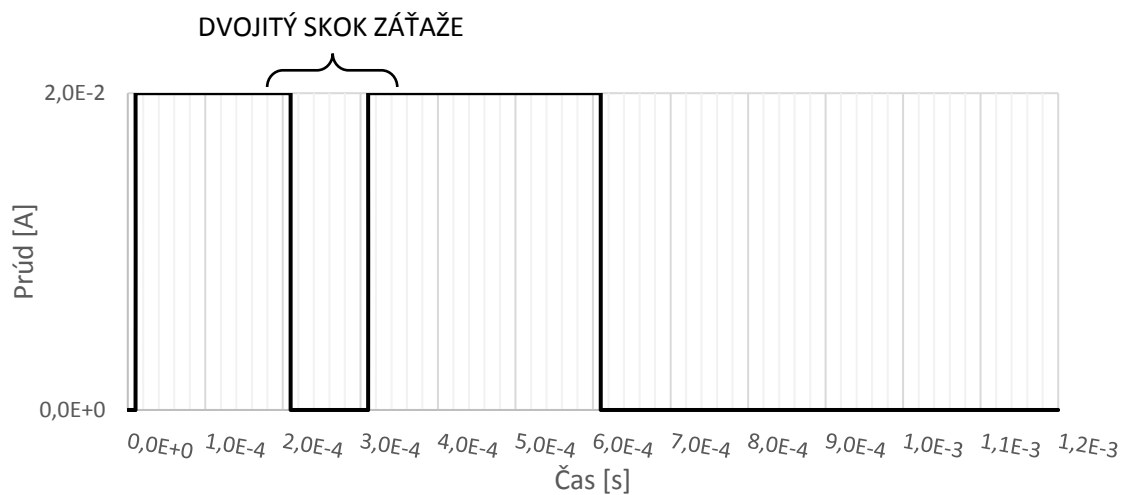
3.6 Časová analýza napät'ového regulátoru

Časová analýza slúži na simuláciu reakcií obvodu na zmeny vstupných veličín v reálnom čase. Touto analýzou je možné potvrdiť stabilitu obvodu a simulovať postupný nábeh napájacieho napätia, zmeny napájacieho napätia, zmeny odoberaného prúdu, atď.

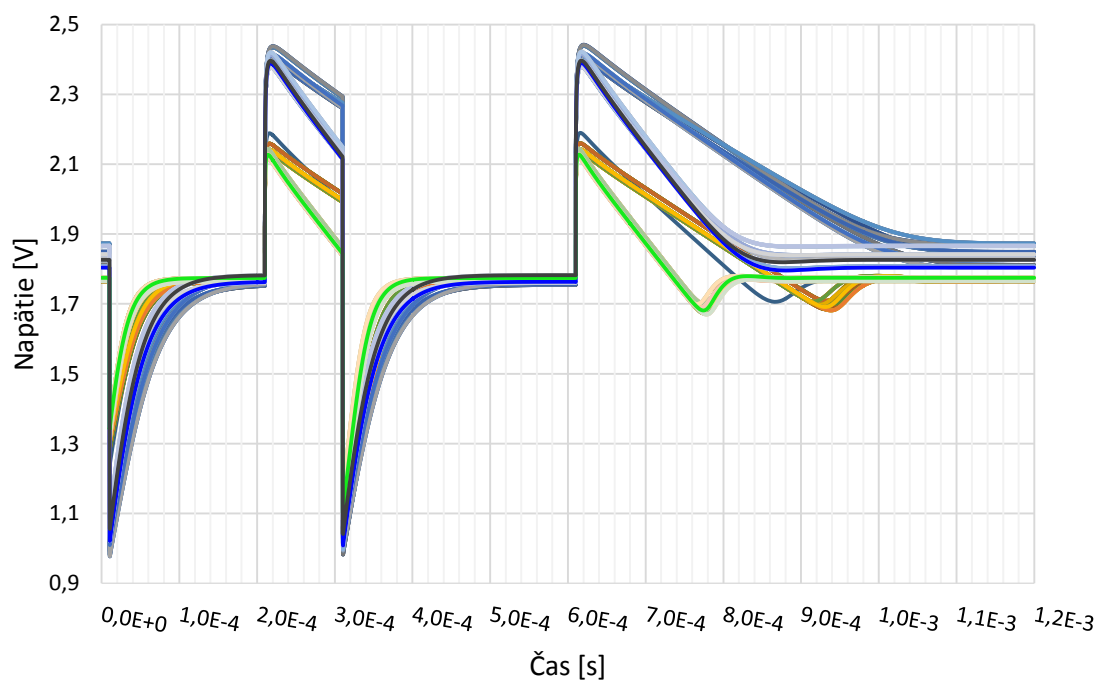
3.6.1 Odozva obvodu na zmeny prúdového odberu

Napät'ový regulátor je testovaný na prúdové skoky záťaže z 0 mA na 20 mA a naopak, s nábežnou a zostupnou hranou 1 ns. Testovaný je aj dvojitém skokom záťaže, čo znamená, že prúdový odber klesne z 20 mA na 0 mA a skôr než sa výstupné napätie ustáli, zvýši sa prúdový odber naspäť na 20 mA. Testuje sa tak vplyv tranzistoru M5 a schopnosť regulátoru udržať výstupné napätie. Pribeh prúdu použitý v nasledujúcich simuláciách je na

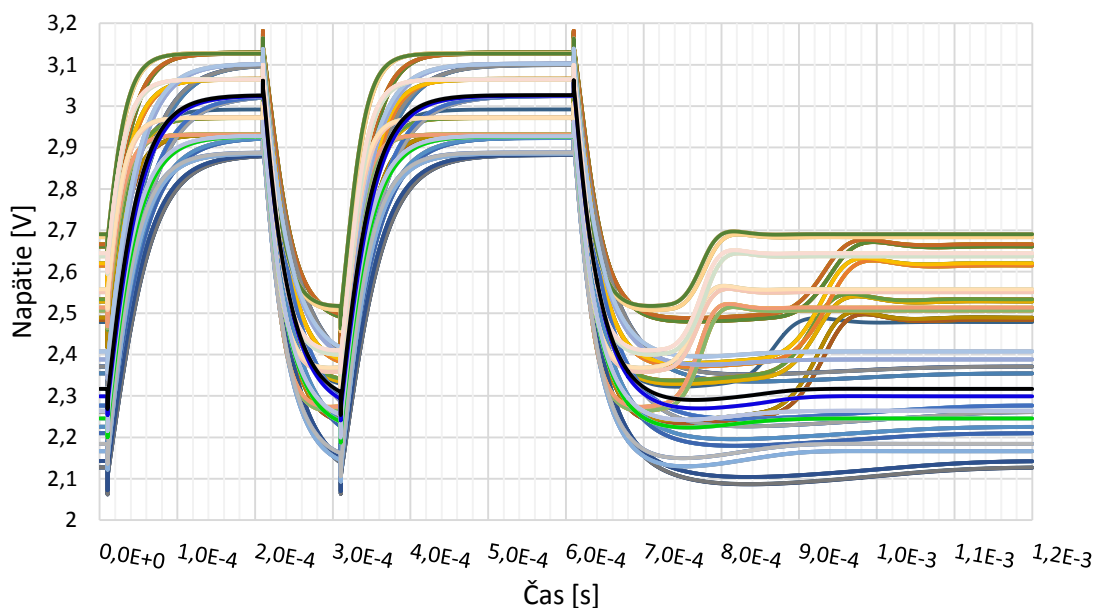
obr. 3.11. Sledované sú odozvy výstupného napätia regulátoru (obr. 3.12) a odozvy hradlového napätia regulačného člena (MDP) (obr. 3.13).



Obr. 3.11 Časové zmeny prúdového odberu použité v simuláciách

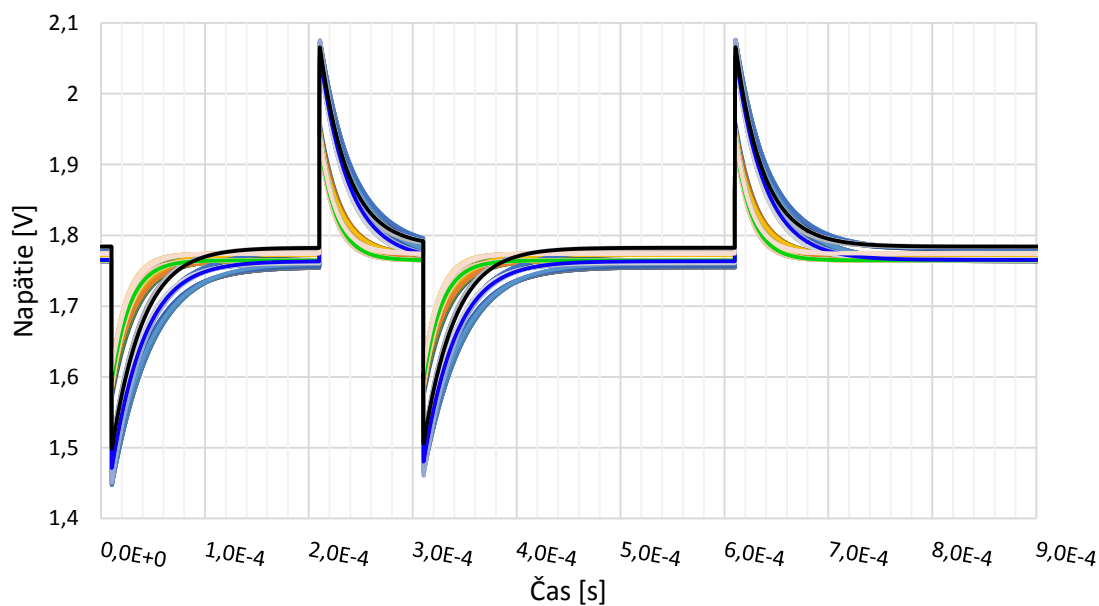


Obr. 3.12 Časová odozva výstupného napätia regulátoru 20 mA zmeny odoberaného prúdu (všetky rohové prípady)



Obr. 3.13 Časová odozva napätia na hradle regulačného člena na 20 mA zmeny odoberaného prúdu (všetky rohové prípady)

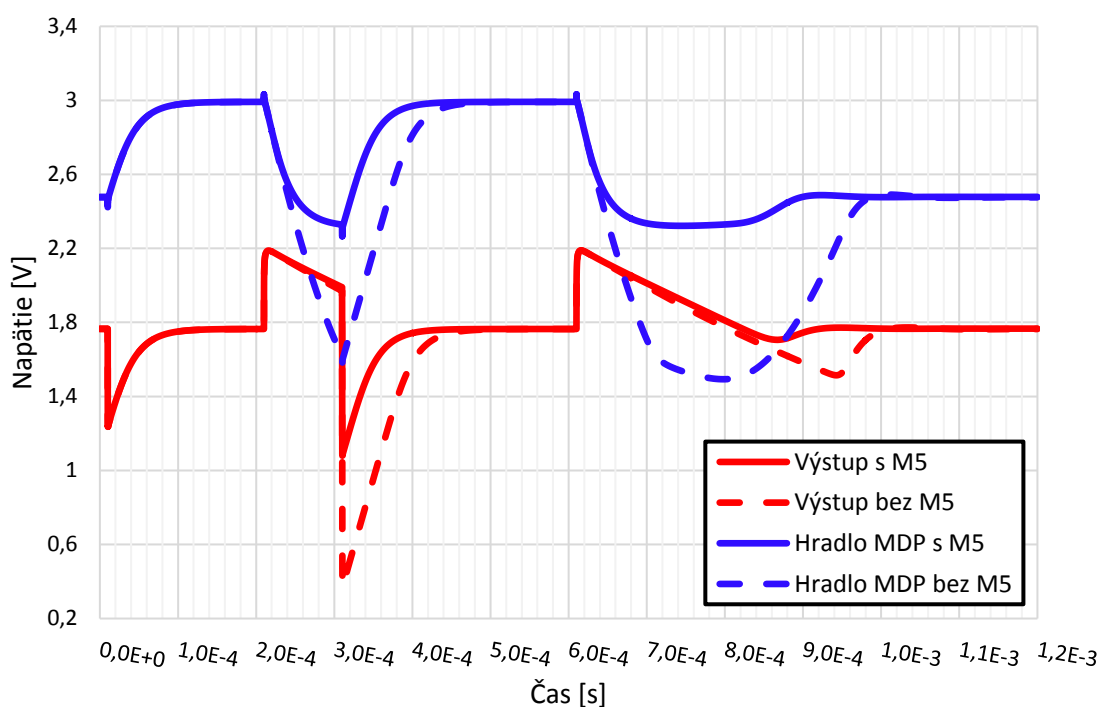
Výstupné napätie je v najhoršom prípade minimálne 0,98 V a maximálne 2,44 V. Po ustálení prechodných dejov sa napätie udržiava v rozmedzí 1,75 V – 1,87 V. Veľký rozptyl napätia pri náhlych zmenách prúdu sa pripisuje veľkému rozptylu odoberaného prúdu. Reálne bude regulátor zaťažovaný prúdovými zmenami maximálne 15 mA. Lepšie výsledky, respektíve menší rozptyl výstupného napätia sa dá dosiahnuť iba na úkor stability regulátora a prenosu elektromagnetického rušenia z výstupu na vstup regulátora. Odozva výstupného napätia na zmeny prúdu 5 mA – 20 mA je na obr. 3.14.



Obr. 3.14 Časová odozva výstupného napätia regulátoru na 15 mA zmeny odoberaného prúdu (všetky rohové prípady)

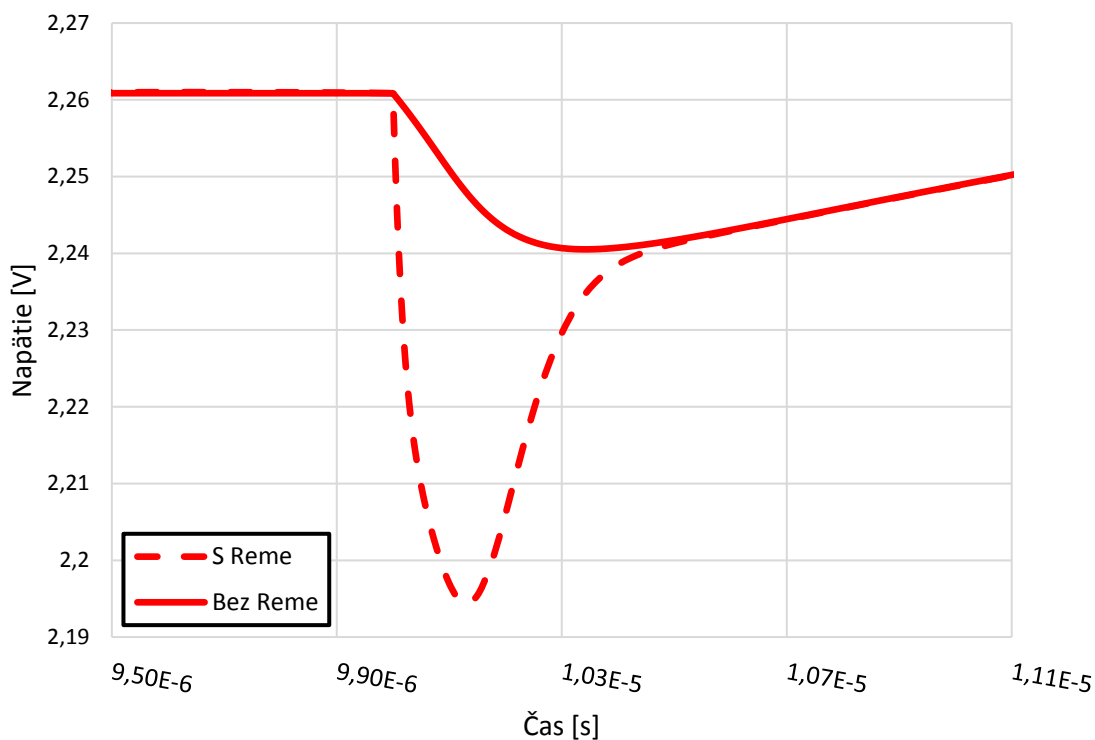
Pri 15 mA zmenách odoberaného prúdu je rozptyl výstupného napätia 1,45 V – 2,07 V. Výsledný rozptyl výstupného napätia sa zmenšil o 0,84 V. Výstupné napätie sa taktiež rýchlejšie ustáľuje po znížení prúdovej záťaže, pretože výstupná kapacita sa vybíja vyšším prúdom (5,01 mA). Pri prúdovom skoku záťaže z 20 mA na 0 mA sa vybíja iba prúdom odporového deliča (10 μ A).

Na obr. 3.15 sa nachádza porovnanie časovej odozvy výstupného napätia a hradlového napätia regulačného člena na prúdové skoky s veľkosťou 20 mA (obr. 3.11) so zapojeným tranzistorom M5 a bez zapojeného tranzistoru M5. S použitím M5 vidieť markantné zlepšenie pri dvojitom skoku záťaže ako aj pri rýchlosti ustálenia výstupného napätia. Hradlové napätie regulačného člena s použitím M5 klesá iba na hranicu, kedy sa začne privierať tranzistor M5. Pri nízkom hradlovom napätí regulačného člena určí M5 napätie na odporovom deliči, ktoré bude nižšie než výstupné napätie regulátoru. Odchýlkový zosilňovač sa tak vyváži a ustáli napätie na emitore (source) M5 na hodnotu 1,8 V. Spätná väzba je uzatvorená cez M5. Po vybití výstupnej kapacity C_{LOAD} sa M5 naplno otvorí a spätná väzba sa znova uzatvorí cez regulačný člen.



Obr. 3.15 Porovnanie časovej odozvy výstupného napätia regulátoru a hradlového napätia regulačného člena na 20 mA prúdové skoky bez použitia a s použitím tranzistoru M5

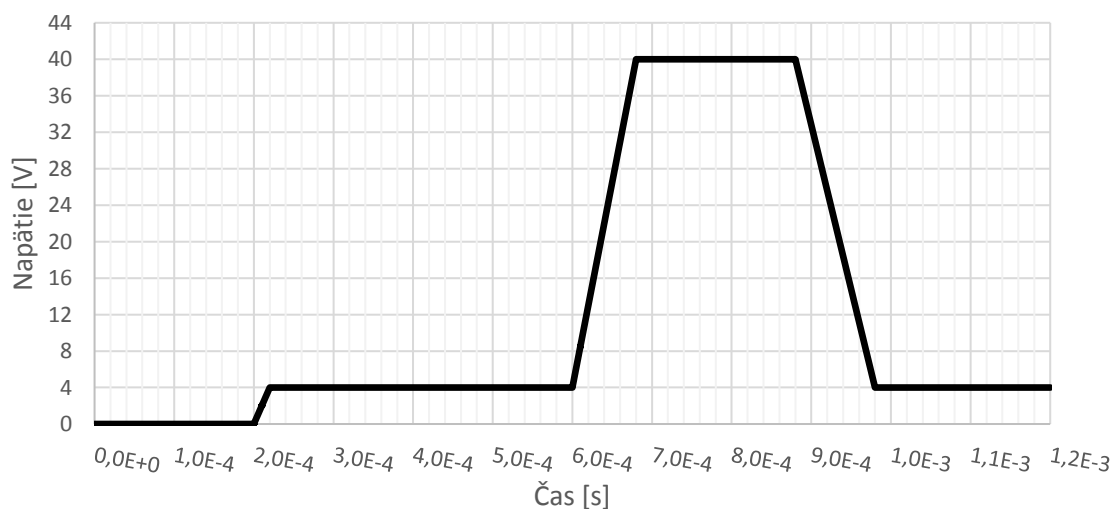
Na obr. 3.16 je detail odozvy hradlového napätia na prvý skok odoberaného prúdu 0 mA – 20 mA s použitím a bez použitia odporu R_{EME} . Vidieť, že odpor na hradle tranzistoru naozaj oneskoruje reakciu hradlového napätia. Rozdiel v maximálnom poklese hradlového napätia je 46 mV. Odpovedá tomu rozdiel v špičke výstupného napätia 1,7 mV.



Obr. 3.16 Detail odozvy hradlového napätia na kladný 20 mA skok odoberaného prúdu pre hodnoty $R_{EME} \{0 \Omega; 5 k\Omega\}$

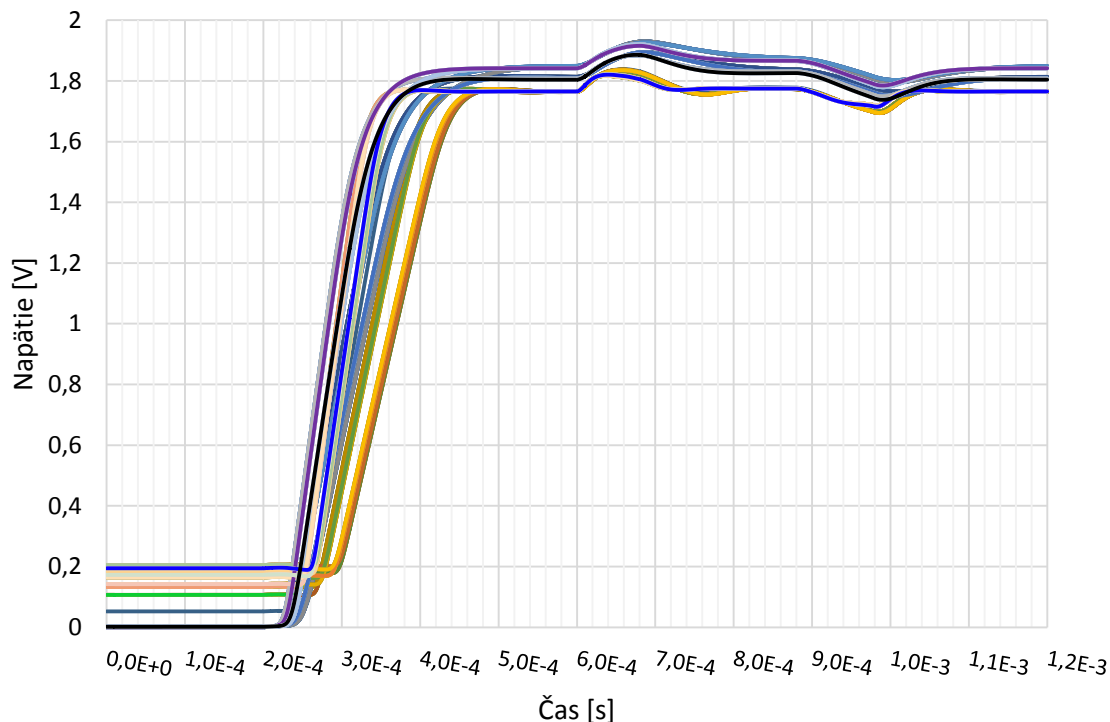
3.6.2 Odozva obvodu na zmeny napájacieho napätia

Regulátor je testovaný na zmeny napájacieho napätia 4 V – 40 V ako aj na zapnutie napájacieho napätia z 0 V na 4 V. Časový priebeh vstupného napätia je na obr. 3.17. Zmeny napätia nie sú tak rýchle ako zmeny prúdu. Pred vstupom do regulátora sa nachádzajú blokovacie kondenzátory, ktoré zmeny spomalia. Tento typ simulácie je uskutočnený najmä pre kontrolu zapnutia obvodu ale aj pre kontrolu regulácie napájania.



Obr. 3.17 Časové zmeny vstupného napätia použité v simulácii

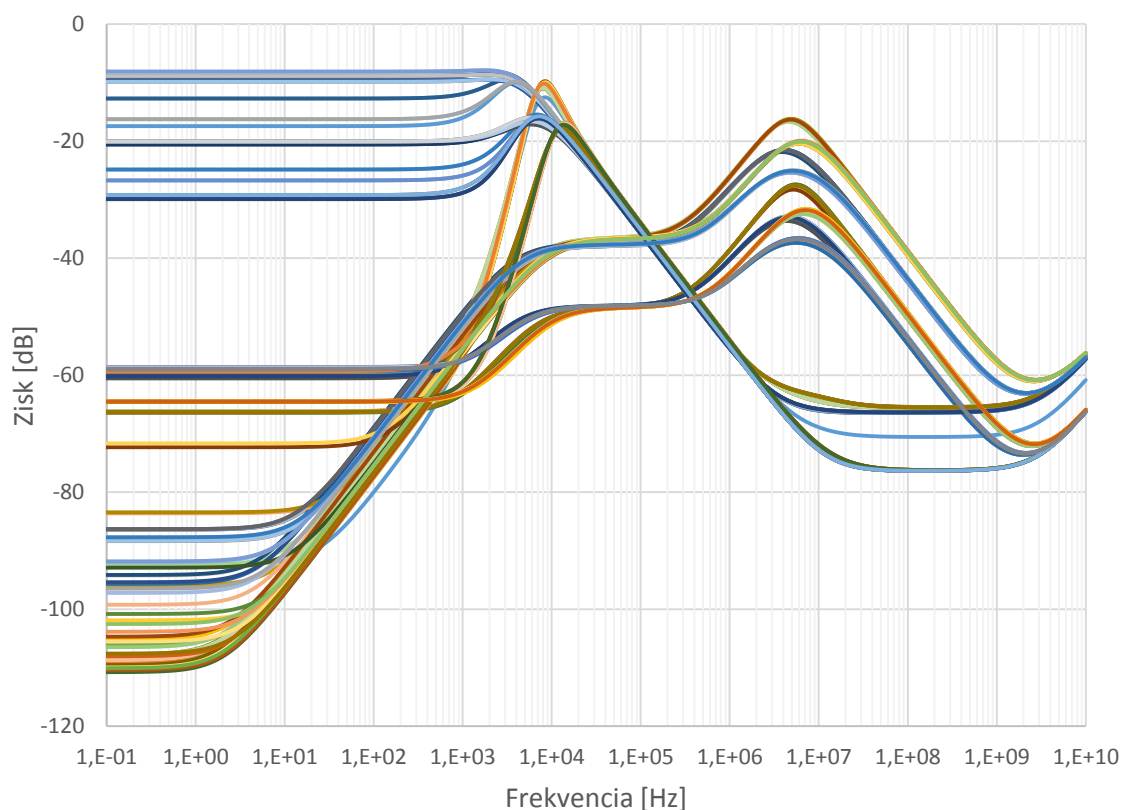
Časová odozva výstupného napätia regulátoru na zmeny napájacieho napätia je na obr. 3.18. Priebeh výstupného napätia potvrdzuje, že po zapnutí napájania sa obvod bezpečne dostane do správneho operačného bodu a výstupné napätie sa ustáli na správnej hodnote. Ďalšie zmeny napájania sú regulované len s malou odchýlkou.



Obr. 3.18 Časová odozva výstupného napätia regulátoru na napät'ové zmeny na obr. 3.17 (všetky rohové prípady)

3.7 Simulácia potlačenia rušenia z napájania PSRR

Simulácia parametru PSRR je uskutočnená pomocou AC analýzy. Zdroj striedavého AC signálu je zapojený na svorku Vbat. Sledovaný je výstup regulátora VDD. Výsledok simulácie vo všetkých rohových prípadoch je na obr. 3.19. Zmenšenie útlmu v niektorých rohových prípadoch medzi frekvenciami 1 MHz – 50 MHz spôsobuje pridaný odpor R_{EME} . Vo vyšších frekvenciách pridáva tento odpor ďalší pól, čo negatívne vplýva na parameter PSRR: Ostatné veľké rozdiely charakteristík sú spôsobené posunom jednotlivých pólov pri rôznych hodnotách prúdového odberu, či rôznych hodnotách napájacieho napätia. Tieto zmeny ako aj zmeny dynamického výstupného odporu tranzistorov zistené a vysvetlené v podkapitole 3.4 určujú výsledný frekvenčný priebeh PSRR.

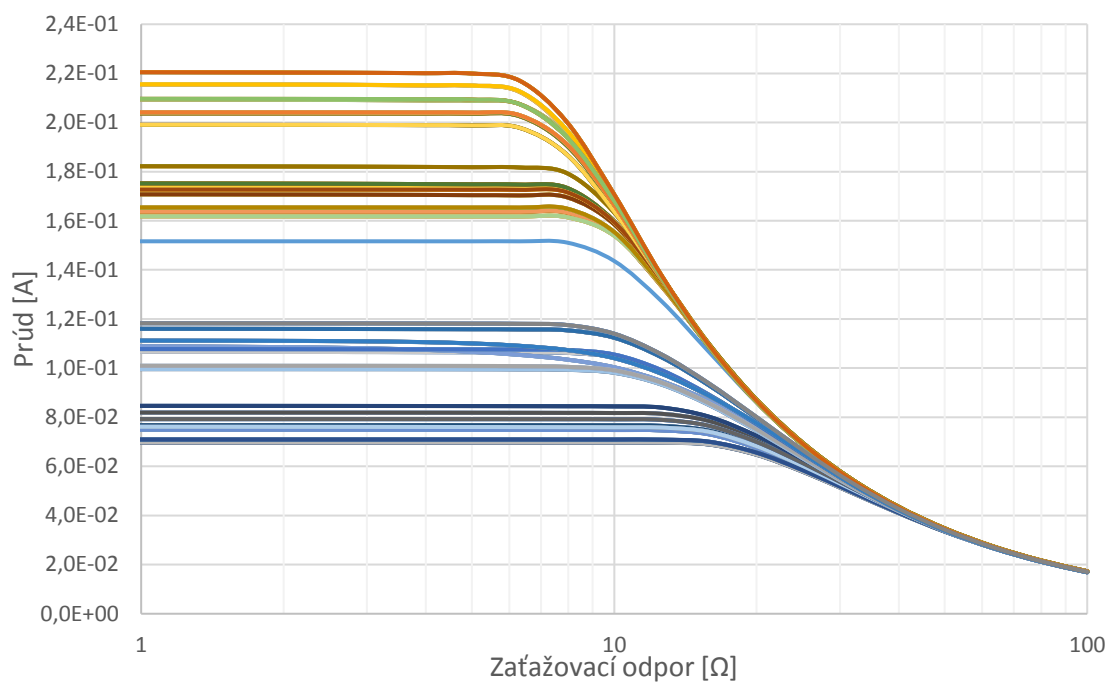


Obr. 3.19 Frekvenčná charakteristika útlmu rušenia z napájania PSRR (všetky rohové prípady)

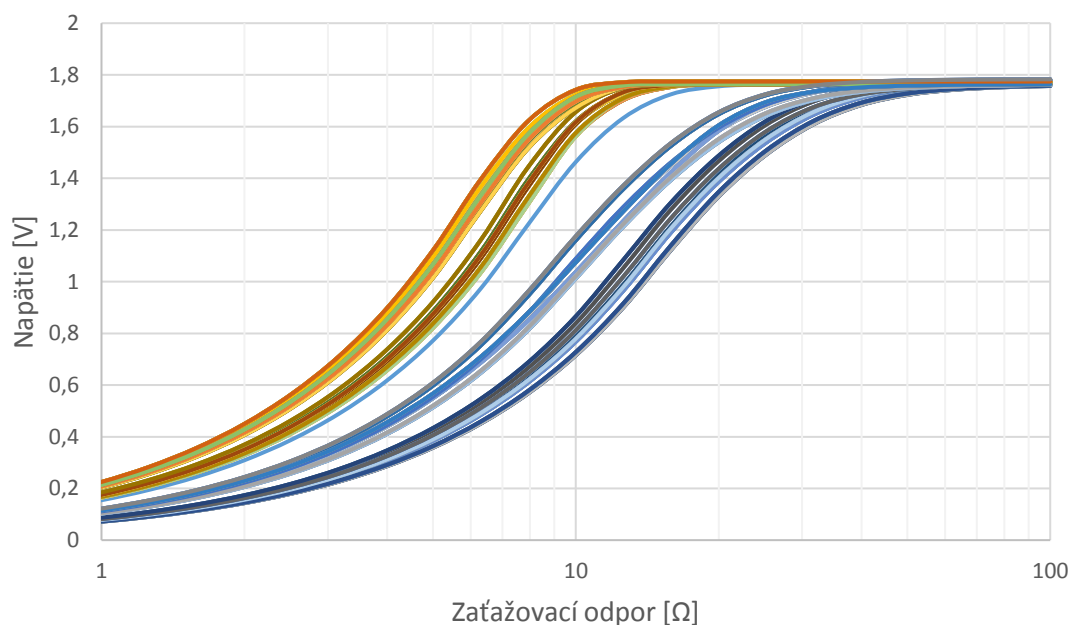
3.8 Simulácia prúdovej limitácie

Prúdová limitácia je odsimulovaná vo všetkých rohových prípadoch krokovaním hodnoty ideálneho odporu zapojeného na výstup regulátoru v jednosmernej simulácii (DCsweep).

Závislosť výstupného prúdu na hodnote zaťažovacieho odporu je na obr. 3.20 a odpovedajúca závislosť výstupného napätia na hodnote zaťažovacieho odporu na obr. 3.21. Prúd je limitovaný v rohových prípadoch od 70 mA do 220 mA. Je to spôsobené veľkým procesným a teplotným rozptylom parametrov tranzistoru ako aj veľkou teplotnou a procesnou závislosťou hodnoty odporu.



Obr. 3.20 Závislosť výstupného prúdu na zaťažovacom odpore (všetky rohové prípady)



Obr. 3.21 Závislosť výstupného napätia na zaťažovacom odpore (všetky rohové prípady)

3.9 Dosiahnuté parametre

Výsledné parametre napäťového regulátoru sú zhrnuté v tab. 3.3. Hodnoty transkonduktancií a saturačných napätí jednotlivých tranzistorov v pracovnom bode s napájacím napätím $V_{BAT} = 22$ V, napätím druhého regulátora

$V_{INT} = 3,3$ V a odoberaným prúdom $I_{LOAD} = 10$ mA sú v tab. 3.4. Hodnoty použitých pasívnych súčiastok sú v tab. 3.5.

Tab. 3.3 Dosiahnuté parametre napäťového regulátoru (najhoršie prípady)

Parameter	Jednotka	Hodnota
Výstupné napätie VDD	[V]	1,748 - 1,88
Náhodná nesymetria	[mV]	7,344
Potlačenie EME (20 MHz)	[dB]	20
Potlačenie EME (100 MHz)	[dB]	38
Prúdová spotreba	[μ A]	16,64

Tab. 3.4 Parametre tranzistorov v pracovnom bode $V_{BAT} = 22$ V, $V_{INT} = 3,3$ V, $I_{OUT} = 10$ mA

Tranzistor	Transkonduktancia (gm) [S]	Saturačné napätie (V_{DSSat}) [V]
MN1	18,81 u	74,17 m
MN2	18,97 u	74,35 m
MN3	5,78 u	227,00 m
MN4	5,81 u	227,90 m
MP1	12,52 u	-92,65 m
MP2	12,54 u	-92,52 m
MP3	7,15 u	-122,70 m
MP4	7,15 u	-122,70 m
MS0	4,03 m	215,90 m
MS1	257,80 p	36,51 m
MDP	74,03 m	320,10 m
M5	18,21 u	280,70 m
MD1	235,70 n	1,216
MD2	77,28 f	41,79 m

Tab. 3.5 Hodnoty pasívnych prvkov v obvode

Prvok	Jednotka	Hodnota
RB	[k Ω]	285
C_c	[pF]	90
RSO	[Ω]	180
R_{EME}	[k Ω]	5

Výstupné napätie sa v rohových prípadoch so započítanou náhodnou napäťovou nesymetriou pohybuje od 1,748 V do 1,880 V. Celkový rozsah výstupného napätia sa teda pohybuje medzi zadanými hranicami 1,71 V – 1,89 V. Náhodná napäťová nesymetria je 7,344 mV. Na výslednej hodnote náhodnej nesymetrie sa najviac podieľa odpor R11 (obr. 2.30) v odporovom deliči. Najdôležitejší frekvenčný rozsah v ktorom je sledované potlačenie elektromagnetického rušenia z výstupu regulátoru na vstup je 20 MHz – 100 MHz. Dosiahnuté potlačenie rušenia je v najhoršom prípade 20 dB na frekvencii 20 MHz a 38 dB na 100 MHz. Celková prúdová spotreba obvodu je v maximálne 16,64 μ A. Takáto nízka spotreba je dosiahnutá jednoduchou topológiou regulátoru, ktorá obsahuje iba tri prúdové vetvy.

Záver

Táto práca sa zaoberá návrhom interného napäťového regulátoru bez externého blokovacieho kondenzátoru. Po preskúmaní základnej funkčnosti lineárneho napäťového regulátoru a jeho parametrov boli popísané možnosti realizácie jednotlivých častí regulátoru. Okrem základných parametrov ako je presnosť regulácie alebo kolísanie výstupného prúdu bol obsah zameraný najmä na elektromagnetické emisie prenášané z výstupu regulátoru na jeho vstup. Jednotlivé bloky boli podrobené malosignálovej analýze, pričom bol preskúmaný ich vplyv na prenos rušenia.

Spočiatku bol ako regulačný člen zvolený výkonový tranzistor P-MOS. Oproti N-MOS tranzistoru vykazoval lepšie potlačenie EME rušenia. Má však veľkú nevýhodu v podobe veľkého výstupného odporu. Po detailnom výpočte rozmerov P-MOS regulačného člena a následnom výpočte minimálneho požadovaného zosilnenia odchýlkového zosilňovača bol preskúmaný vplyv zosilňovača na prenos elektromagnetických emisií do vstupu regulátoru prostredníctvom zjednodušeného malosignálového modelu. Výpočty prenosov boli uskutočnené prostredníctvom v program Mathcad. Zistený bol negatívny vplyv zosilňovača na prenos rušenia so zvyšujúcou sa medznou frekvenciou zosilňovača GBW.

Následne boli otestované dva spôsoby kompenzácie napäťového regulátora s týmto regulačným členom. Prvý spôsob kompenzácie násobením tzv. Millerovho efektu bol neúspešný z dôvodu veľkej výstupnej kapacity $C_{LOAD} = 5 \text{ nF}$. Druhý spôsob kompenzácie impedanciou zlomkového rádu vyžadoval naopak aspoň 10x vyššiu výstupnú kapacitu C_{LOAD} , než je predpísaná pre návrh tohto regulátoru. Napäťový regulátor so zadanými požiadavkami nebolo možné vykompenzovať s použitím P-MOS výkonového tranzistora vo funkcii regulačného člena.

Výsledný návrh regulátora bol teda uskutočnený s N-MOS regulačným členom. Po výpočte rozmerov N-MOS tranzistora nasledoval výpočet parametrov odchýlkového zosilňovača. Vypočítané bolo potrebné zosilnenie zosilňovača 55 dB. Na kompenzáciu napäťového regulátora s N-MOS regulačným členom je potrebná kompenzačná kapacita s veľkosťou 90 pF, ktorá udefinuje dominantný pól na výstupe odchýlkového zosilňovača. Bola tak dosiahnutá stabilita regulátoru s fázovou bezpečnosťou 49°.

Analýze prenosu elektromagnetického rušenia bol podrobený N-MOS tranzistor samostatne a aj spolu s odchýlkovým zosilňovačom v podobe zjednodušeného malosignálového modelu. Výpočtom v programe Mathcad bolo zistené, že v prípade použitia rýchleho zosilňovača s vysokou medznou frekvenciou GBW je jeho vplyv dominantný a útlm rušenia je zhodný pre N-MOS aj P-MOS výkonový tranzistor.

Prenos elektromagnetického rušenia bol vo vysokých frekvenciách znížený zapojením rezistora s hodnotou 5 kΩ na hradlo N-MOS výkonového tranzistoru. Vznikol tak induktívny charakter výstupnej impedancie tranzistora na frekvenciách od 11 MHz

do 5,3 GHz, čím sa dosiahlo zlepšenie potlačenia rušenia v najhoršom prípade o 10 dB na frekvencii 100 MHz.

Konečný návrh bol navyše doplnený prúdovou limitáciou a tranzistormi na vypnutie napäťového regulátoru

Výsledný obvod bol navrhnutý v prostredí Cadence Virtuoso a simulovaný v simulátore Spectre. Simulované boli charakteristiky s použitím analýzy rohových prípadov, kde sa využili modelované procesné variácie súčiastok technológie I4T On Semiconductor. Navrhnutý obvod spĺňa všetky požiadavky zadania a reguluje výstupné napätie v rozmedzí 1,748 V – 1,880 V.

Pre ďalšie použitie v aplikácii je obvod nutné doplniť o tranzistory, ktorými bude možné otestovať životnosť vysokonapäťových tranzistorov aplikačnými testami na integrovanom obvode. Rovnako je potrebné obvod znovu odsimulovať s parazitnými prvkami po navrhnutí fyzického rozloženia súčiastok na čip.

Zoznam použitej literatúry

- [1] MISHRA, A. K. *Design of CMOS low drop-out regulator with improved PSRR*. dissertation. Patiala: Thapar University Patiala, Department of Electronics & Communication Engineering.
- [2] KUBÁŇ, M. *Integrated voltage regulators with respect to EMC and their optimization*. teatriše on doctoral thesis. Brno: Brno University of Technology, Faculty of Electrical Engineering and Communication. Department of Radio Electronics, 2016.
- [3] YUELI, H. KAI, Y. A YUXI J. Voltage Regulator Architecture Used in Automotive Electronics. Third International Conference on Measuring Technology and Mechatronics Automation: IEEE, 2011, s. 1135 - 1138. DOI 10.1109/ICMTMA.2011.852.
- [4] ZUMBAHLEN, H. *Basic Linear Design*. Analog Devices, Inc. 2007. ISBN 0-916550-28-1.
- [5] RINCÓN-MORA, G. *Current Efficient, Low Voltage, Low Drop-Out Regulators*. thesis. Georgia Institute of Technology, 1996.
- [6] LEUNG K. A MOK P.K.T. A capacitor-free CMOS low-dropout regulator with damping-factor-control frequency compensation. IEEE Journal of Solid-State Circuits: IEEE, 2003, s. 1691 - 1702. DOI 10.1109/JSSC.2003.817256.
- [7] RINCÓN-MORA, G. *Analog IC Design with Low-Dropout Regulators (LDOs)*. New York, Chicago, San Francisco, Lisbon, London, Madrid, Mexico City, Milan, New Delhi, San Juan, Seoul, Singapore, Sydney, Toronto: The McGraw-Hill Companies, Inc. 2009. ISBN 9780071608930.
- [8] LI, Y. *A NMOS Linear Voltage Regulator for Automotive Applications*. thesis. Delft: Delft University of Technology, Faculty of Electrical Engineering, Mathematics and Computer Science, 2012.
- [9] MILLIKEN, R. J. SILVA-MARTINEZ, J. A SANCHEZ-SINENCIO, E. Full On-Chip CMOS Low-Dropout Voltage Regulator. IEEE Transactions on Circuits and Systems I: Regular Papers: IEEE, 2007, s. 1879 - 1890. DOI 10.1109/TCSI.2007.902615.
- [10] MILLIKEN, R. *A capacitor-less low drop-out voltage regulator with fast transient response*. thesis. Office of Graduate Studies of Texas A&M University, 2005.
- [11] PALACIOS, O. *A capacitor-free low dropout regulator for low power system-on chip applications*. Rio de Janeiro: 2013.

- [12] KLEDROWETZ, V. A HÁZE, J. *Návrh analogových integrovaných obvodů*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav mikroelektroniky, 2015.
- [13] YAN, Z. SHEN, L. ZHAO, Y. A YUE S. A low-voltage CMOS low-dropout regulator with novel capacitor-multiplier frequency compensation. IEEE International Symposium on Circuits and Systems: IEEE, 2008, s. 2685 - 2688. DOI 10.1109/ISCAS.2008.4542010.
- [14] L. KADLČÍK A P. HORSKÝ. A Low-Dropout Voltage Regulator with a Fractional-Order Control. Brno: Radioengineering, 2016, č. 2, s. 312-20. ISSN 1805-9600.
- [15] GREGORIAN, R. A TEMES, G. C. *Analog MOS Integrated Circuits for Signal Processing*. New York: John Wiley & Sons, Inc. 1986. ISBN 0-471-62569-8.
- [16] GRAY, P.R. HURST, P.J. LEWIS S.H. A MEYER R.G. *Analysis and Design of Analog Integrated Circuits*. Fourth Edition. New York: John Wiley & Sons, Inc. 2001. ISBN 0-471-32168-0.
- [17] KADAŇKA, P. *Presný návrh: Prednáška predmetu MNAI*. Brno: 2013.
- [18] SANSEN, W. M. C. *Analog design essentials*. Dordrecht: Springer, 2006. ISBN 0-387-25746-2.

Zoznam použitých skratiek

AC	striedavý prúd (Alternating Current)
DC	jednosmerný prúd (Direct Current)
EME	elektromagnetické emisie (Electromagnetic Emission)
EMI	elektromagnetická interferencia (Electromagnetic Interference)
ESR	ekvivalentný sériový odpor (Equivalent Series Resistance)
GBW	medzná frekvencia zosilňovača (Gain-Band-Width)
HDO	napäťový regulátor s vysokým úbytkom napätia cez regulačný prvok (High-Dropout)
LDO	napäťový regulátor s nízkym úbytkom napätia cez regulačný prvok (Low-Dropout)
LDR	parameter napäťového regulátoru regulácia záťaže (Load Regulation)
LNR	parameter napäťového regulátoru regulácia napájania (Line Regulation)
MOSFET	unipolárny elektrickým poľom riadený tranzistor (Metal Oxide Semiconductor Field Effect Transistor)
PM	fázová bezpečnosť, popisuje stabilitu obvodu (Phase Margin)
PSRR	parameter potlačenia vysokofrekvenčného šumu z napájania do výstupu (Power Supply Rejection Ratio)
RHP (zero)	nula v pravej polorovine gaussovej roviny (Right Half Plane zero)
SoC	integrovaný obvod obsahujúci celý funkčný systém napríklad digitálne a analógové časti na jednom čipe (System on Chip)
VCCS	zdroj prúdu riadený napätím (Voltage Controlled Current Source)